

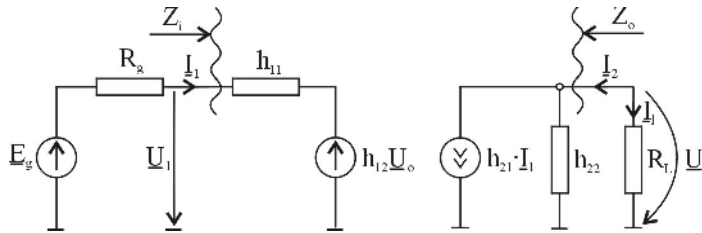
CIRCUITE ELECTRONICE FUNDAMENTALE

Anul II

1. Pentru un amplificator cu un tranzistor în conexiunea colector comun (repetor pe emitor), desenați schema și comentați valorile pentru: amplificarea în tensiune, rezistența de intrare și cea de ieșire.

Curs 14 (pg. 1-2).

Din analiza precedentă a rezultat că la frecvențe medii unde pot fi neglijate reactanțele condensatoarelor din circuit și la care însă putem utiliza modelul cu parametrii h schema echivalentă de semnal mic a unui etaj de amplificare pentru orice tip de conexiune (EC, BC, CC) poate fi redusă la o singură schemă echivalentă:



S-a preferat utilizarea parametrilor h deoarece analiza poate fi făcută pentru toate cele trei conexiuni utilizând o singură schemă echivalentă și particularizând valorile parametrilor h corespunzători conexiunii avute în vedere.

$$\underline{A}_i = \frac{\underline{I}_e}{\underline{I}_1} = -\frac{\underline{I}_2}{\underline{I}_1}$$

$$\underline{U}_0 = -\underline{I}_2 \cdot R_L$$

$$\underline{I}_2 = h_{21}\underline{I}_1 + \underline{U}_0 h_{22} = h_{21}\underline{I}_1 - h_{22} \cdot \underline{I}_2 \cdot R_L$$

$$\underline{I}_2(1 + h_{22} \cdot R_L) = h_{21}\underline{I}_1$$

$$\underline{A}_i = -\frac{h_{21}}{1 + h_{22} \cdot R_L} \quad (1)$$

$$\underline{Z}_i = \frac{\underline{U}_1}{\underline{I}_1}$$

$$\underline{U}_1 = h_{11}\underline{I}_1 + h_{12}\underline{U}_0 = h_{11}\underline{I}_1 - \underline{I}_2 \cdot R_L h_{12} = h_{11}\underline{I}_1 + R_L \cdot h_{12} \cdot \underline{A}_i \underline{I}_1$$

$$\underline{U}_1 = \underline{I}_1(h_{11} + R_L \cdot h_{12} \cdot \underline{A}_i)$$

$$R_i = \underline{Z}_i = h_{11} - R_L \cdot h_{12} \cdot \frac{h_{21}}{1 + h_{22} \cdot R_L} \quad (2)$$

Obs

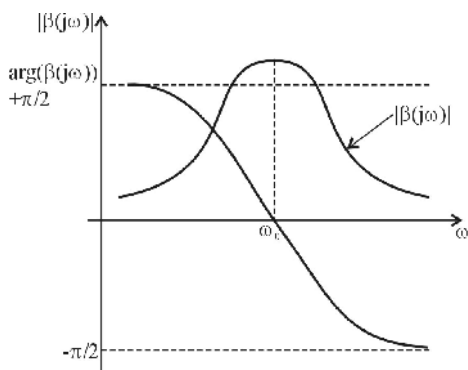
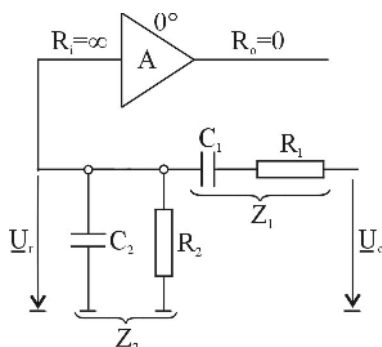
1. semnul „-” în expresia unei amplificări semnifică faptul că acel amplificator introduce un defazaj de 180°
2. se constată apoi că mărimea rezistenței de intrare este influențată de rezistența de sarcină R_L

$$R_L = 1K\Omega$$

$$R_i = 2K\Omega, 20\Omega, 100K\Omega$$

2. Desenați schema electrică a unei rețele Wien precum și modul de conectare pentru a realiza un oscilator Wien. Explicați modul de funcționare al oscilatorului.

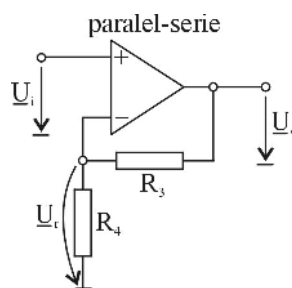
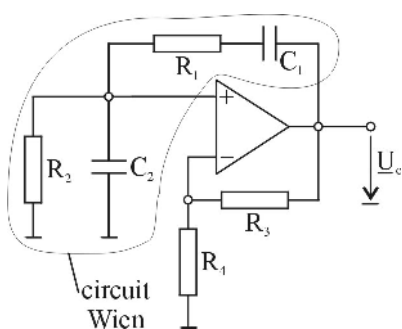
Curs 26 (pg. 7-8).



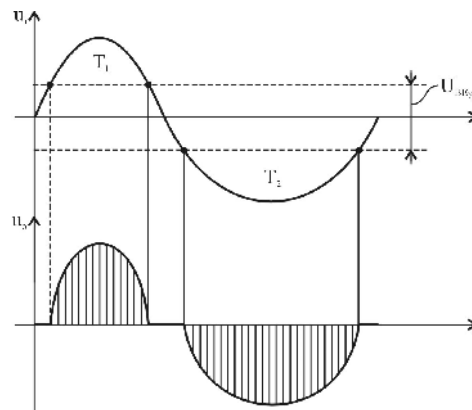
Se constată comportamentul selectiv ca urmare apariția și mulțimea oscilațiilor este determinată nu numai de condiția de fază dar și de condiția de amplitudine deoarece pentru $\omega_0, |\beta(j\omega)| = \max$ respectiv $\frac{1}{|\beta(j\omega)|} = \min$ și prin urmare pentru această pulsație poate fi satisfăcută condiția de amplitudine (1).

De regulă acest oscilator este cu frecvența reglabilă, reglarea frecvenței făcându-se în trepte, prin comutarea capacităților C_1, C_2 , și continuu, modificându-se simultan rezistențele R_1, R_2

De regulă oscilatoarele cu circuitul Wien se realizează în jurul unui amplificator operațional ca în figura:

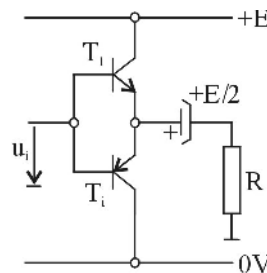
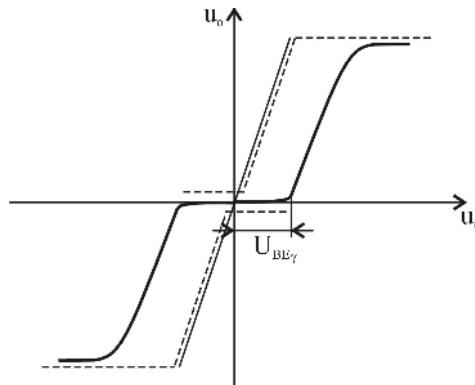


3. In ce regim (clasă) de funcționare a amplificatoarelor apar distorsiunile de racordare? Explicați apariția lor pe baza unei figuri.
Curs 19 (pg. 5-6).



Obs

1. pe durata câte unei semialternanțe tranzistorul funcționează în conexiune CC.
2. pentru a asigura o excursie simetrică la ieșire tensiunile celor două surse de tensiune se iau egale $|+E| = |-E| = E$
3. Datorită tensiunii de deschidere semnalul de ieșire va prezenta distorsiuni neliniare, așa numitele distorsiuni de racordare.



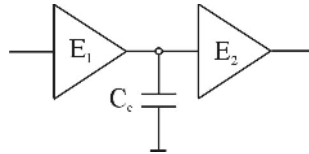
4. distorsiunile de racordare pot fi diminuate prin prepolarizarea tranzistoarelor finale (aducându-se ușor spre limita de conducție). Polarizarea tranzistoarelor final prezintă dezavantajul că poate conduce la ambalarea termică a tranzistoarelor.
5. Există posibilitatea alimentării etajului de ieșire de la o singură sursă de alimentare.
6. ponderea distorsiunilor de racordare (de trecere) scade pentru semnalele de intrare mai mari.
7. Pentru semnale de intrare foarte mari apar distorsiuni datorate intrării tranzistoarelor în saturație.

4. Cum trebuie să fie frecvența polului dominant din metoda de compensare cu același nume, față de frecvențele polilor or amplificadorului necompensat. Justificați răspunsul.
Curs 25 (pg. 1).

Compensarea cu poli dominant se realizează prin conectarea unui condensator de compensare între două etaje succesive ale amplificadorului.

$$A(j\omega) = \frac{A}{\left(1 + j\frac{\omega}{\omega_1}\right)\left(1 + j\frac{\omega}{\omega_2}\right)\left(1 + j\frac{\omega}{\omega_3}\right)} \quad (1)$$

$$A_c(j\omega) = \frac{A}{\left(1 + j\frac{\omega}{\omega_d}\right)\left(1 + j\frac{\omega}{\omega_1}\right)\left(1 + j\frac{\omega}{\omega_2}\right)\left(1 + j\frac{\omega}{\omega_3}\right)} \quad (2)$$



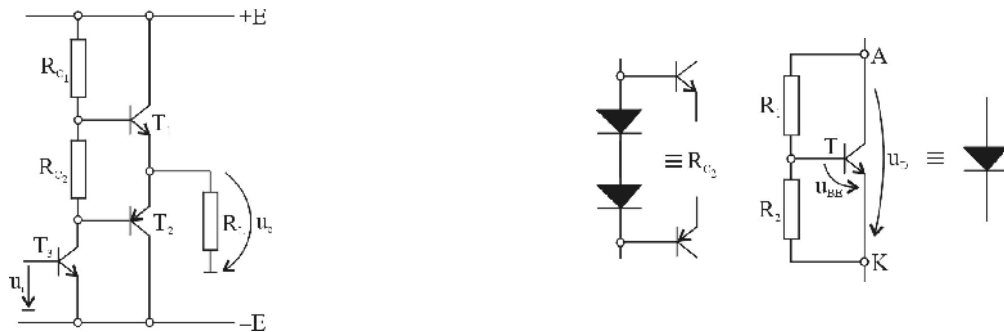
$$\frac{\frac{R_i \cdot \frac{1}{j\omega C_c}}{R_i + \frac{1}{j\omega C_c}}}{R_0 + \frac{R_i \cdot \frac{1}{j\omega C_c}}{R_i + \frac{1}{j\omega C_c}}} = \frac{\frac{R_i}{1 + j\omega C_c}}{R_0 + \frac{R_i}{1 + j\omega C_c}} = \frac{R_i}{R_0 + R_i + 1 + j\omega C_c R_i R_0} = \frac{R_i}{R_0 + R_i} \cdot \frac{1}{1 + j\omega C_c R_i \parallel R_0}$$

$$R_i \parallel R_0 \cdot C_c = T_d$$

$$\omega_d = \frac{1}{T_d}$$

5. Explicați rolul tranzistorului pilot al unui amplificator în contrapunct respectiv cel al tranzistoarelor finale.
Curs 20 (pg. 2-3).

Etaje de ieșire de clasă A B



Rolul tranzistorului pilot este acela de a asigura amplificarea de tensiune a schemei, cea de curent fiind asigurată de tranzistoarele finale.

Aceste etaje funcționează într-un regim care se situează între regimul de funcționare clasă A și regimul de funcționare clasă B (mai aproape de clasă B, în lipsa semnalului tranzistoarele încă conduc puțin). Etajele în clasă AB prezintă distorsiuni de racordare mai reduse.

Aceste distorsiuni sunt cu atât mai scăzute cu cât tranzistoarele conduc mai mult în lipsa semnalului. Acest fapt poate conduce însă pe de altă parte la pericolul ambalării termice. În clasă AB randamentul este și el ceva mai scăzut.

Dezavantajul schemei îl constituie instabilitatea funcționării cu temperatura.

$$u_{BE} = u_D \cdot \frac{R_2}{R_1 + R_2}$$

$$u_D = u_{BE} \left(1 + \frac{R_1}{R_2} \right)$$

Neajunsul schemei îl constituie lipsa unui control facil al tranzistorului de prepolarizare. Acest neajuns poate fi eliminat înlocuind cele două diode cu o superdioda.

6. Cum se modifică rezistența echivalentă de intrare și de ieșire în cazul introducerii în circuit a unei reacții negative de tip paralel-paralel. Justificați răspunsul prin relații.

Curs 23 (pg. 3).

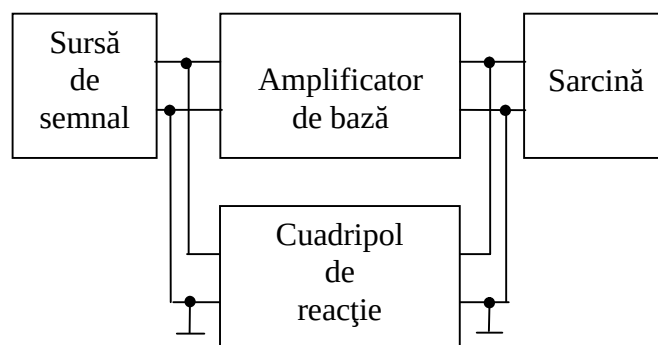


Fig.1. Amplificator cu reacție negativă de tip paralel-paralel (cu eșantionare în nod și comparație în nod).

Mărimile ce caracterizează amplificatorul fără reacție, dar cu influența cuadripolului inclusă sunt:

$$Z_T = \frac{U_o}{I_i}; \quad \beta = \frac{I_r}{U_o} \Big|_{U_r=0}; \quad R_{iA} = \frac{U_i}{I_i}; \quad R_{oA} = \frac{U_o}{I_o} \Big|_{U_r=0}$$

Mărimile caracteristice amplificatorului cu reacție sunt :

$$Z_{Tr} = \frac{Z_T}{1 + \beta Z_T}; \quad R_{ir} = \frac{R_{iA}}{1 + \beta Z_T}; \quad R_{or} = \frac{R_{oA}}{1 + \beta Z_T}; \quad Z_t = Z_T \Big|_{R_L = \infty}$$

$$\text{iar, dacă reacția este corect dimensionată: } A_{Ugr} = \frac{U_0}{v_g} = \frac{U_0}{I_g} \frac{I_g}{v_g} = Z_{Tr} \cdot \frac{1}{R_g}.$$

Indiferent de tipul reacției, formal, valoarea amplificării cu reacție, A_r este:

$$A_r = \frac{A}{1 + \beta \cdot A}$$

în care A și β reprezintă funcțiile de transfer ale amplificatorului de bază, respectiv cuadripolului de reacție.

Și rezistențele de intrare sau ieșire ale amplificatorului cu reacție pot fi exprimate în funcție de mărimile omoloage ale amplificatorului fără reacție, în funcție de tipul conexiunii:

	Paralel	Serie
R_{ir}	$\frac{R_{iA}}{1 + \beta \cdot A}$	$R_{iA}(1 + \beta A)$
R_{or}	$\frac{R_{oA}}{1 + \beta \cdot A}$	$R_{oA}(1 + \beta A)$

Tab. 1. Calculul rezistențelor de intrare și ieșire pentru amplificatorul cu reacție

7. Calculați frecvența limită la înaltă a unui amplificator cu reacție, cunoscând frecvența limită la înaltă pentru amplificatorul fără reacție și factorul de desensibilizare $F=1+\beta A$.
Curs 21 (pg. 7-8).

Efectul reacției negative asupra caracteristicii de frecvență

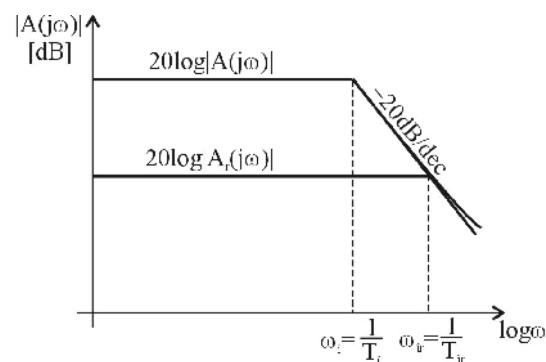
Vom considera pentru început comportarea la înaltă frecvență. Cazul unui amplificator având funcția de răspuns la frecvență cu un singur pol.

$$A(j\omega) = \frac{A}{1 + j\omega T_i} \quad (1)$$

$$\beta(j\omega) = \beta$$

$$A_r(j\omega) = \frac{A(j\omega)}{1 - \beta A(j\omega)} = \frac{A}{1 + j\omega T_i} \cdot \frac{1}{1 - \beta \frac{A}{1 + j\omega T_i}} = \frac{A \cdot A}{1 + j\omega T_i - \beta A \cdot (1 - \beta A)}$$

$$\frac{1}{1 + \frac{j\omega T_i}{1 - \beta A}} = \frac{A_r}{1 + j\omega T_i}$$



Se constată că reacția negativă mărește de $1 - A\beta$ ori frecvența limită superioară a benzii de trecere.

8. Desenati schema echivalenta de zgomot a unui amplificator si definit factorul de zgomot F.

Curs 20 (pg. 7-8).

Factorul de zgomot este parametrul prin care se apreciază performanțele de zgomot ale unui amplificator.

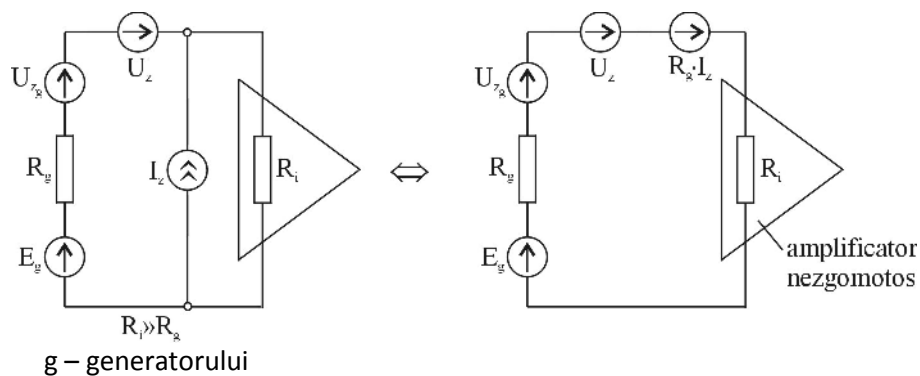
$$F = \frac{P_{zto}}{P_{zgo}} > 1$$

$$F \rightarrow 1$$

$$F = \frac{U_{zto}^2}{U_{zgo}^2 \cdot A^2}$$

În general din punct de vedere al zgomotelor unui amplificator este apreciat pe baza următoarei scheme echivalente. Studiul zgomotelor se face întotdeauna pentru ansamblul generator-amplificator.

t - total



$$F = \frac{U_{zto}^2}{A^2 \cdot U_{zg}^2} = \frac{(U_{zg}^2 + U_z^2 + R_g^2 \cdot I_z^2) \cdot \frac{A^2}{R_L}}{\frac{A^2}{R_L} \cdot U_{zg}^2} = 1 + \frac{U_z^2}{U_{zg}^2} + \frac{R_g^2 \cdot I_z^2}{U_{zg}^2}$$

$$U_{zg}^2 = 4 \cdot K \cdot T \cdot \Delta f \cdot R_g$$

$$F = 1 + \frac{U_z^2}{4 \cdot K \cdot T \cdot \Delta f \cdot R_g} + \frac{R_g^2 \cdot I_z^2}{4 \cdot K \cdot T \cdot \Delta f \cdot R_g} = 1 + \frac{R_{zD}}{R_g} + \frac{R_g}{R_{zp}} \quad (1)$$

9. Demonstrati efectul reactie negative asupra variatiei relative a amplificarii.

Curs 21 (pg. 1-2).

Vom considera cazul simplificat, când A și $\beta \in \mathbb{R}$

$$A_r = \frac{A}{1 - \beta A}; A \rightarrow \Delta A; A_r \rightarrow \Delta A_r;$$

$$\frac{\Delta A_r}{A_r} \Leftrightarrow \frac{\Delta A}{A};$$

$$dA_r = \frac{1 - \beta A + \beta A}{(1 - \beta A)^2} dA = \frac{1}{(1 - \beta A)^2} dA$$

$$dA_r \rightarrow \Delta A_r$$

$$dA \rightarrow \Delta A \Rightarrow \frac{\Delta A_r}{A_r} = \frac{1 - \beta A}{A} \cdot \frac{1}{(1 - \beta A)^2} \cdot \Delta A = \frac{1}{1 - \beta A} \cdot \frac{\Delta A}{A};$$

Obs

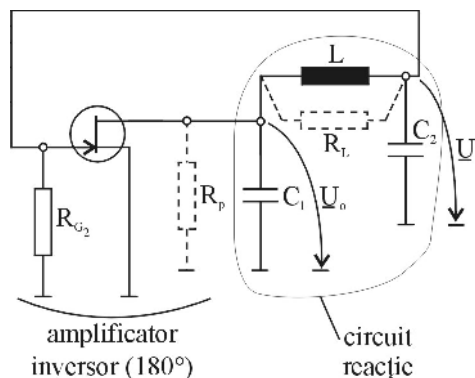
În cazul reacției negative vom avea că $1 - \beta A \rightarrow 1 + |\beta A| \gg 1$

Are loc o desensibilizare a amplificării.

10. Prezentați schema și funcționarea unui oscilator Colpitts. Curs 27 (pg. 5-6).

Oscilatorul COLPITS

Utilizează transformatorul capacitiv.



Analizăm varianta cu tranzistor cu efectul de câmp.

Tensiunile $\underline{U}_r$ și $\underline{U}_0$ sunt la rezonanță defazate cu 180° deoarece amplificatorul introduce și el un defazaj de 180° înseamnă că există reacție pozitivă și prin urmare, pot apărea oscilații.

Frecvența oscilațiilor este egală cu frecvența de rezonanță a circuitului oscilant.

$$\omega_0 \cong \frac{1}{\sqrt{LC_e}}; C_e = \frac{C_1 C_2}{C_1 + C_2}$$

CIRCUITE INTEGRATE ANALOGICE

Anul II

1. Specificati si definiti cinci parametri referitori la circuitul de intrare a AO. (§2.2, pag.68-69)

1. Parametri referitori la circuitul de intrare:

- **tensiunea de decalaj inițială** U_{io} (sau decalaj inițial de tensiune ori „offset” de tensiune) reprezentând o tensiune de eroare cauzată de inegalitatea tensiunilor U_{BE} (U_{GS}) ale tranzistoarelor de la intrările etajului diferențial de intrare. Acest decalaj inițial se măsoară prin tensiunea ce trebuie aplicată la o intrare, cu o polaritate sau alta, pentru a realiza o tensiune de ieșire nulă (exemplu: 1...5 mV la amplificatoare operaționale cu tranzistoare bipolare uzuale, 10 mV la cele cu intrare pe TECJ sau MOS, 10 μ V la amplificatoare hibride cu pereche TECJ, 1 μ V la amplificatoare hibride cu chopper);

- **deriva termică de tensiune**, $\Delta U_{io}/\Delta T$, denumită și sensibilitate termică sau coeficient de temperatură al tensiunii de decalaj inițial; arată variația cu temperatura a acestei tensiuni și se măsoară în μ V/°C;

- **curentul de polarizare a intrărilor** (sau „curent de intrare”), reprezentând valoarea medie a curenților de la cele două intrări. Exemplu:

$$I_B = \frac{I_{B1} + I_{B2}}{2}$$

pentru intrare pe tranzistoare bipolare. Valoarea acestui curent depinde de tipul etajului diferențial de intrare;

- **curentul de decalaj inițial**, I_{io} (sau „offset de curent”) reprezentând eroarea cauzată de inegalitatea curenților de intrare ai etajului diferențial; este măsurat ca diferență a curenților de la cele două intrări în situația când $U_e=0$ (de obicei $I_{io}<0,1 I_B$);

- **deriva termică de curent**, denumită și sensibilitate termică sau coeficient de temperatură al curentului de decalaj inițial; reprezintă raportul $\Delta I_{io}/\Delta T$ și se măsoară în nA/°C sau pA/°C;

- **rezistența de intrare diferențială** (pentru semnal diferențial), care reprezintă deseori și rezistența de intrare nesimetrică;

- **factorul de rejecție a semnalului comun**, CMRR (de obicei 90...110 dB);

- **factorul de rejecție a variației tensiunilor de alimentare** – SVRR, măsurat în dB (sau inversul lui, în μ V/V).

Acesta reprezintă raportul între variația tensiunii simetrice de alimentare și semnalul diferențial, ce produc aceeași tensiune de ieșire diferențială.

2. Specificati si definiti doi parametri referitori la comportarea în regim dinamic a AO. (§2.2, pag.70)

2. Parametri referitori la comportarea în regim dinamic (ca amplificator):

- **amplificarea de tensiune**, fără reacție, la semnal mare, în condiții de $\pm E$ și R_S precizate. Valoarea amplificării este în mod obișnuit 100.000...300.000;

- **banda de frecvență la amplificarea unitară**, ce reprezintă frecvența de tăiere a axei logf de către caracteristica de frecvență a amplificatorului fără reacție corectat (sau frecvența de tăiere a amplificatorului cu reacție în regim de repetor, când $A_{ur}=1$, respectiv când $20 \log A_{ur}=0$);

- **viteza maximă de creștere a tensiunii de ieșire**, „slew-rate”, notată SR, pentru semnal mare. La unele amplificatoare (cu corecție externă) se dă viteza maximă realizabilă pentru diferite corecții (care se aleg în funcție de amplificarea cu reacție dorită).

Pentru ca un semnal sinusoidal cu anumită amplitudine să sufere distorsiuni mici - 1% - la trecerea prin amplificator, trebuie ca mărimea SR să aibă o valoare:

$$SR \geq 2\pi f_{\max} (u_{em})_{\max}$$

iar pentru distorsiuni mai mici, coeficientul 2 se înlocuiește cu unul mai mare (3...4 pentru 0,5% sau chiar 8...10 pentru distorsiuni neglijabile). Deseori se dă în catalog caracteristica $(u_{em})_{\max} = F(f_{\max})$ rezultată din relația de mai sus, pentru semnal sinusoidal cu distorsiuni 1% și o anumită corecție (deci o anumită viteză SR), (fig.2.9). Abaterea de la forma de variație hiperbolică este datorată atingerii excursiei maxime de tensiune la ieșirea AO impusă de alimentare și sarcină.

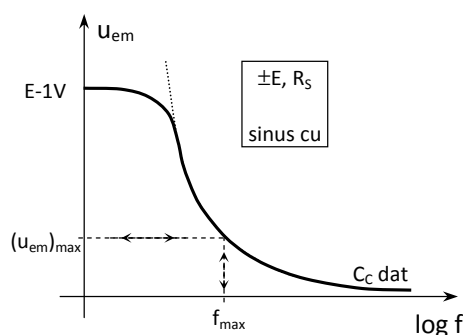


Fig. 2.9. Amplitudinea maximă a semnalului sinusoidal de la ieșirea AO în funcție de frecvență, în condițiile în care

3. Prezentați oglinda de curent cu tranzistor tampon și analizați valoarea raportului dintre curenții de pe cele două ramuri în contextul utilizării sale ca și sarcină activă pentru un etaj diferențial de intrare dintr-un AO integrat. (§1.1, pag.26)

3. Oglinda de curent cu tranzistor tampon

Schema acestei oglinzi, folosită ca sarcină activă în etajul diferențial de întare al amplificatoarelor integrate (operaționale) este dată în fig.1.6. Tranzistorul T_3 , denumit **“tampon”**, preluând un curent foarte mic din I_{ref} , face ca cei doi curenți I_e și I_{ref} să fie foarte apropiați.

Efectul Early apare și aici deoarece tranzistoarele lucrează la tensiuni colector-emitor diferite. Astfel, $U_{CE2} = U_{BE3} + U_{BE2} \cong 1,2 \text{ V}$ iar $U_{CE3} > U_{CE1} > U_{CE2}$, ceea ce face ca $\beta_3 > \beta_1 > \beta_2$ (tranzistorul tampon prezintă cea mai mare tensiune colector-emitor deoarece are colectorul legat la +E). Așa cum e de așteptat, inegalitatea factorilor β va conduce la apariția unei diferențe semnificative între curentul de ieșire al sursei și cel de referință. Astfel, admitând că T_2 și T_3 au curenți de bază egali, conform cu cele din fig.1.6 și în absența rezistenței R_{E3} (al cărei rol se va vedea puțin mai târziu) se obține:

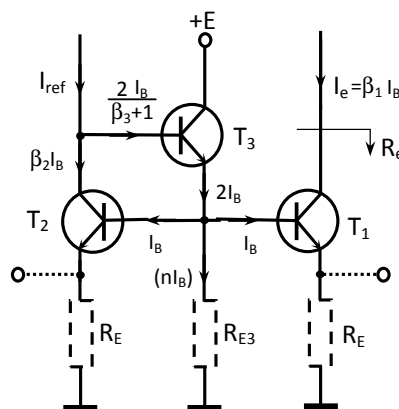


Fig. 1.6. Oglindă cu tranzistor tampon

$$I_e = \beta_1 I_B \quad \text{si} \quad I_{ref} = \beta_2 I_B + \frac{2I_B}{\beta_3 + 1} = \frac{\beta_2 \beta_3 + \beta_2 + 2}{\beta_3 + 1} I_B$$

caz în care:

$$\frac{I_e}{I_{\text{ref}}} = \frac{\beta_1 \beta_3 + \beta_1}{\beta_2 \beta_3 + \beta_2 + 2} \cong \frac{\beta_1 \beta_3}{\beta_2 \beta_3} = \frac{\beta_1}{\beta_2}$$

Așadar raportul este net supraunitar (tensiunile U_{CE} ale celor două tranzistoare nu mai sunt atât de apropiate ca și la oglinda Wilson). Pentru a compensa acest lucru se introduce rezistența R_{E3} care mărește artificial curentul prin T_3 și prin intermediul curentului său de bază, mărește și pe I_{ref} . Astfel se obține:

$$I_{\text{ref}} = \beta_2 I_B + \frac{(n+2)I_B}{\beta_3 + 1} = \frac{\beta_2 \beta_3 + \beta_2 + n + 2}{\beta_3 + 1} I_B$$

și raportul devine:

$$\frac{I_e}{I_{ref}} = \frac{\beta_1\beta_3 + \beta_1}{\beta_2\beta_3 + \beta_2 + 2 + n} \rightarrow 1$$

care poate fi făcut apropiat de 1 alegând potrivit valoarea rezistenței R_{E3} . Această rezistență are și rolul de a asigura o mai bună stabilitate termică circuitului.

Rezistențele R_E pot mări sensibil rezistența de ieșire R_e a sursei de curent (în colectorul lui T_1). În unele amplificatoare integrate rezistențele R_E permit legarea între emitoarele lui T_1 și T_2 , din exteriorul integratului, a unui potențiometru care poate ajusta fin raportul I_e / I_{ref} ("echilibrarea" amplificatorului).

4. Ce este o sursă band-gap, care este forma generală a tensiunii sale de ieșire și explicați pe baza acestei formule principiul sau de funcționare. (§1.2, pag.32, 33, 34)

4. Sursă de tensiune de referință de tip "band-gap"

Coeficientul de temperatură de $-2\text{mV}/^\circ\text{K}$ al tensiunii U_{BE} se poate compensa dacă se însumează cu aceasta o tensiune având un coeficient de temperatură de $+2\text{mV}/^\circ\text{K}$. Acest procedeu este utilizat în circuitul din fig.1.19, unde A este un amplificator diferențial. Aici prin T_2 se realizează o reacție negativă mai puternică decât reacția negativă introdusă prin T_1 . Rezistența de ieșire a acestei surse de tensiune este foarte mică datorită reacției negative în configurație cu nod la ieșire.

Deoarece cele două intrări ale amplificatorului (care are o amplificare de tensiune ≥ 1000) au aproximativ același potențial U_I rezultă:

$$U_{RC1} = U_{RC2}$$

deci:

$$I_{C2} = n I_{C1}$$

Căderea de tensiune pe rezistența R_1 este:

$$I_{C1}R_1 = U_{BE2} - U_{BE1} = U_T \ln \frac{I_{C2}}{I_{C0}} - U_T \ln \frac{I_{C1}}{I_{C0}} = U_T \ln \frac{I_{C2}}{I_{C1}} = U_T \ln n$$

Cu aceasta rezultă:

$$I_{C1} = \frac{U_T \ln n}{R_1}$$

care este un curent dependent de temperatură prin intermediul lui U_T .

Căderea de tensiune pe rezistența R_2 este:

$$U_{R2} = (I_{C1} + I_{C2})R_2 = R_2 \left(\frac{U_T \ln n}{R_1} + n \frac{U_T \ln n}{R_1} \right) = \frac{R_2}{R_1} (n+1) U_T \ln n = N U_T$$

unde s-a notat $(R_2/R_1)(n+1)\ln n = N$ (constantă). Această tensiune (U_{R2}) trebuie să aibă un coeficient de temperatură de $+2\text{mV}/^\circ\text{K}$.

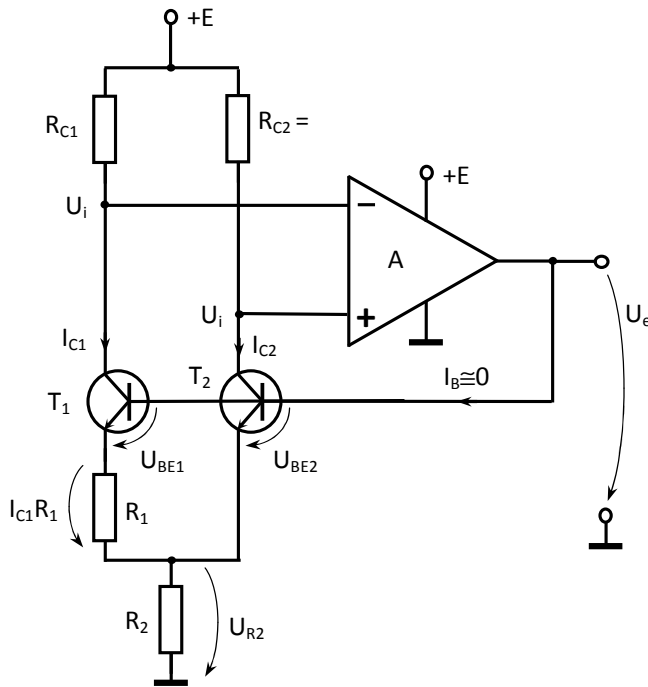


Fig. 1.19. Sursă de tensiune de referință de tip "band-gap"

Cunoscând că $U_T = kT/q$ (în care k este constanta lui Boltzmann iar q sarcina electronului), se scrie:

$$\frac{dU_{R2}}{dT} = N \frac{dU_T}{dT} = N \frac{k}{q}$$

care este o constantă independentă de temperatură. Se obține în continuare:

$$\frac{dU_{R2}}{dT} = N \frac{kT}{qT} = \frac{NU_T}{T} = +2 \frac{mV}{^{\circ}K}$$

Considerând o anumită situație, de exemplu aceea cu $T=300K$ și $U_T = 26 mV$, rezultă:

$$N = 2 \cdot 10^{-3} \frac{300}{26 \cdot 10^{-3}} \cong 23.$$

Acest număr este realizat suficient de precis prin rapoarte de rezistențe. Astfel:

$$U_e = U_{BE2} + U_{R2} = U_{BE2} + NU_T = \text{const. } (T)$$

adică tensiunea U_e este compensată termic (în realitate nu total).

5. Amplificator inversor cu AO. Schema, expresia amplificării și condiția de minimizare a erorilor statice. (§3.1)

6. Amplificator neinversor cu AO. Schema, expresia amplificării și condiția de minimizare a erorilor statice. (§3.1)

5.6. Proprietățile amplificatorului operațional ideal

În multe aplicații A.O. se poate considera ideal, calculul circuitelor fiind atunci mult mai simplu. Aproximarea funcționării amplificatoarelor reale de a celor ideale se datorește performanțelor atinse în fabricarea lor.

Amplificatoarele operaționale ideale au următoarele proprietăți:

- amplificare de tensiune infinită,
- rezistență de intrare diferențială infinită,
- rezistență de ieșire nulă,
- curent de polarizare (intrare) nul,
- bandă de frecvență foarte largă (astfel încât nu intervine în funcționarea circuitului),
- decalaje inițiale, derive, zgomot nule,
- factor de rejecție a semnalului comun infinit,
- factor de rejecție a variației tensiunilor de alimentare infinit.

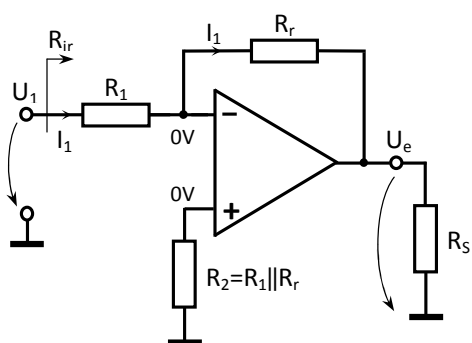
Pe baza acestor proprietăți se poate lucra cu AO folosind conceptele:

- curentul de intrare al AO ideal este nul,
- diferența de potențial dintre intrări este nulă.

Calculul circuitelor folosind AO ideal sunt valabile atât timp cât erorile AO real nu intervin semnificativ în tensiunea de ieșire. Deci acestea trebuie totuși apreciate sau verificate și comparate cu semnalul util de la intrare.

a) Amplificator inversor (fig.3.1).

Amplificarea cu reacție ideală a acestui circuit este:



$$A_{ur} = \frac{U_e}{U_1} = \frac{-I_1 R_r}{I_1 R_1} = -\frac{R_r}{R_1}$$

și poate fi făcută de orice valoare. **Rezistența de intrare** R_{ir} „văzută” de sursa U_1 este aproximativ egală cu R_1 și este de valoare relativ redusă ($n \times 10 \text{ K}\Omega$) din cauza reacției negative de tip paralel-paralel. Pentru a se lucra cu R_1 de valoare mare trebuie folosit un amplificator cu R_i foarte mare. Rezistența de ieșire este neglijabilă

Fig. 3.1. Amplificator inversor cu AO

datorită reacției negative cu configurație paralel la ieșire.

b) Amplificator neinvertor (fig.3.2).

Amplificarea de tensiune cu reacție este:

$$A_{ur} = \frac{U_e}{U_2} = \frac{U_e}{U_e \frac{R_1}{R_1 + R_r}} = 1 + \frac{R_r}{R_1}$$

și poate fi doar **supraunitară** pentru acest circuit. Rezistența de intrare „văzută” de sursa U_2 este foarte mare, datorită reacției negative de tipul paralel-serie. Totuși ea este limitată la valoarea rezistenței de intrare pentru semnal comun care a fost ignorată față de rezistența de intrare diferențială până acum. La amplificatoarele uzuale rezistența de intrare pentru semnal comun are o valoare de ordinul $n \times 10 \text{ M}\Omega$.

Pentru realizarea unei amplificări de tensiune **subunitare** se poate utiliza un divizor de tensiune la intrarea + dar în acest caz rezistența de intrare coboară la o valoare obișnuită ($n \times 10 \text{ k}\Omega$), (fig.3.3). Pentru acest circuit se poate scrie tensiunea de ieșire:

$$U_e = U' \left(1 + \frac{R_r}{R_1} \right) = U_2 \frac{R_3}{R_2 + R_3} \left(1 + \frac{R_r}{R_1} \right)$$

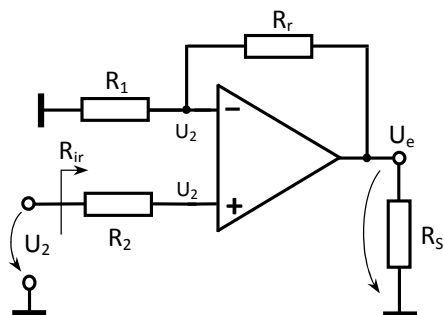


Fig. 3.2. Amplificator neinvertor cu AO

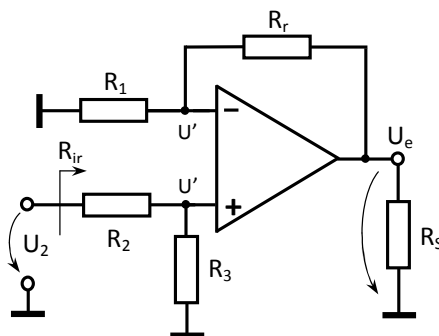


Fig. 3.3. Amplificator neinvertor cu divizor

și acum amplificarea lui U_2 poate fi făcută subunitară.

Rezistența de intrare devine însă relativ redusă: $R_{ir} \cong R_2 + R_3$

Pentru dimensionarea divizorului se vor utiliza condițiile:

- realizarea unei divizări impuse de relația de mai sus;
- realizarea unei erori minime prin egalitatea rezistențelor echivalente de la cele două intrări.

7. Amplificator logarithmic realizat cu un singur AO. (§3.2, pag. 91, 92)

7. Amplificatorul logarithmic.

Caracteristica volt-amperică exponențială a diodelor semiconductoare și a tranzistoarelor poate fi utilizată pentru realizarea unor amplificatoare cu caracteristică de transfer $u_e = f(u_1)$ logarithmică. Este vorba de relația:

$$i_C = I_{C0} e^{\frac{u_{BE}}{U_T}} \quad \text{sau} \quad u_{BE} = U_T \ln \frac{i_C}{I_{C0}}$$

Folosirea tranzistoarelor în aceste amplificatoare este justificată de păstrarea caracterului exponențial al relației i_C - u_{BE} într-o gamă mai largă de variație a curentului decât al relației i_D - u_D de la diode.

Schema de principiu a amplificatorului logarithmic este dată în fig.3.11, iar schema se

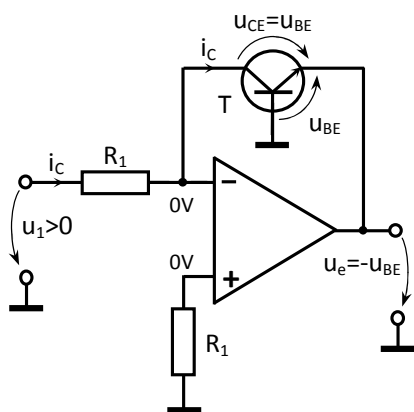


Fig. 3.11. Schema de principiu a unui

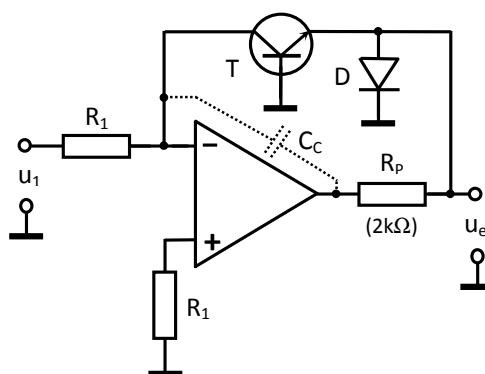


Fig. 3.12. Schemă practică pentru un amplificator

completează în practică așa cum se arată în fig.3.12.

Pentru amplificatorul din fig.3.11 având $i_C = u_1/R_1$ se scrie:

$$u_e = -u_{BE} = -U_T \ln \frac{i_C}{I_{C0}} = -U_T \ln \frac{u_1}{R_1 I_{C0}}$$

și se constată că u_e este proporțională cu $\ln u_1$, adică se realizează o caracteristică de transfer logarithmică. Practic, la schema de principiu se mai adaugă câteva componente:

C_c – pentru corecția caracteristicii de frecvență (eliminarea oscilației de înaltă frecvență a amplificatorului cu reacție negativă);

R_p – pentru limitarea curentului de ieșire al amplificatorului (în situații incidentale) dar mai ales pentru reducerea amplificării de tensiune a tranzistorului T (R_p realizează o reacție negativă locală);

D – pentru protecția joncțiunii emitoare a tranzistorului contra unei tensiuni inverse incidentale mari (în mod normal este blocată).

Circuitul analizat mai sus prezintă însă câteva **dezavantaje** importante:

- dependența de temperatură a tensiunii de ieșire prin mărimile U_T și I_{Co} ;
- domeniul de variație restrâns al tensiunii de ieșire (câteva zecimi de V deoarece $|u_e| = |u_{BE}|$).

8. Prezentați amplificatorul de masura (clasic) cu 3 amplificatoare operationale. (§3.4, pag.101,102)

8. Amplificatorul de masura (clasic) cu 3 amplificatoare operationale.

...Totuși, **schema clasică** de amplificator de instrumentație este mai complicată dar oferă în schimb mai multe facilități (fig.3.23). Ea se poate realiza cu 3 AO distincte, din care primele două trebuie să fie de precizie, sau se poate găsi sub formă de circuit integrat monolitic la care se atașează din exterior R_A . Simetria circuitului de intrare duce la o creștere a factorului CMRR global.

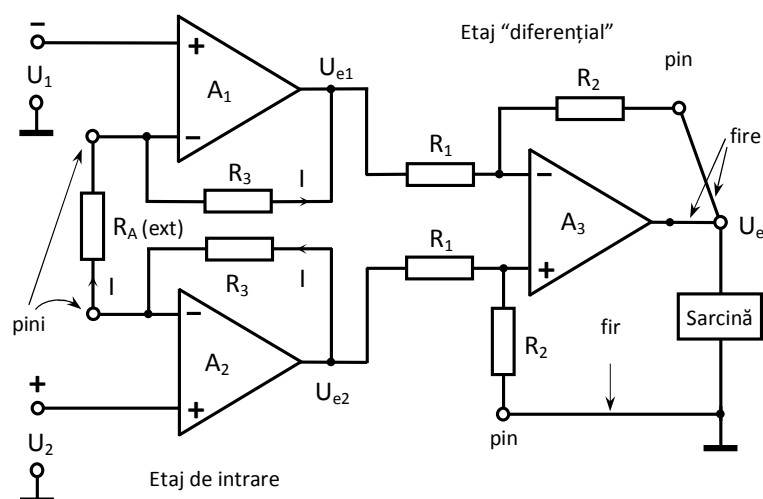


Fig. 3.23. Amplificator de măsură clasic

Relația tensiunii de ieșire se stabilește ținând cont că amplificatorul realizat cu A_3 este diferențial, iar amplificatoarele cu A_1 și A_2 sunt neinversoare, fiecare utilizând rezistența R_A care impune amplificarea (și poate fi deci programabilă):

$$U_e = (U_{e2} - U_{e1}) \frac{R_2}{R_1} = I(R_A + 2R_3) \frac{R_2}{R_1} = \frac{U_2 - U_1}{R_A} (R_A + 2R_3) \frac{R_2}{R_1} =$$

$$= (U_2 - U_1) \left(1 + \frac{2R_3}{R_A} \right) \frac{R_2}{R_1} = A_{ur} (U_2 - U_1)$$

Deci amplificatorul este „diferențial” și având la ambele intrări rezistență foarte mare – este un amplificator de „instrumentație”.

Un astfel de amplificator monolitic prezintă pini pentru intrările – și +, pini pentru conectarea unei rezistențe R_A (notați „Amplificare”), precum și un pin numit „Reacție” și un pin numit „Referință”

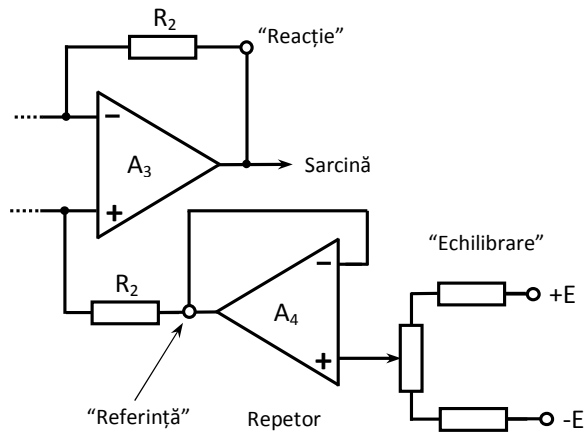


Fig. 3.24. Realizarea echilibrării la amplificatorul de măsură

(marcați în fig.3.23). Aceștia din urmă permit eliminarea efectelor nedorite ale firelor lungi spre sarcină (ambii pini se leagă prin fire separate direct pe bornele sarcinii), iar pinul „Referință” mai permite introducerea unui circuit de echilibrare (fig.3.24). Se cunosc soluții speciale pentru folosirea amplificatorului de instrumentație cu fire lungi la intrare și (sau) ieșire [3]. În cazul de față, **circuitul de echilibrare**, folosind un AO repetor, nu introduce rezistență în serie cu R_2 la pinul „Referință”, deci nu produce erori în amplificarea totală.

9. Prezentați redresorul de precizie monoalternanță inversor. (§3.5, pag.104, 105)

9. Redresor de precizie monoalternanță inversor.

...Există, de asemenea, varianta de redresor de precizie monoalternanță **inversor** (fig.3.28), care poate realiza și o amplificare.

În **semiperioada negativă** tensiunea $u_{eA} > 0$ și D_1 conduce, iar D_2 este blocată. În acest caz se pot scrie ecuațiile:

$$u_1 = i_1 R_1 + u_i \quad (1)$$

$$u_1 = -i_1 R_2 + u_i \quad (2)$$

$$u_{eA} = -u_i A_u \quad (3)$$

$$u_{eA} = u_{d1} + u_e \quad (4)$$

Eliminând i_1 , u_{eA} și u_i , rezultă pentru semiperioada negativă a tensiunii u_1 :

$$u_e = -\frac{u_1 \frac{R_2}{R_1} + \frac{u_{d1}}{\beta_u A_u}}{1 + \frac{1}{\beta_u A_u}} = -\frac{u_1 \frac{R_2}{R_1} + \epsilon u_{d1}}{1 + \epsilon} \quad \text{cu: } \beta_u = \frac{R_1}{R_1 + R_2}, \quad \epsilon = \frac{1}{\beta_u A_u}$$

(β_u = factorul de reacție de tensiune). Deoarece $\beta_u A_u \gg 1$ rezultă cu aproximație:

$$u_e \cong -u_1 \frac{R_2}{R_1}$$

adică forma tensiunii de la ieșire repetă forma tensiunii de la intrare. Prin urmare se asigură precizia redresării și se poate realiza amplificarea dorită.

Dioda D_1 are rolul de redresor dar tensiunea u_{d1} este împărțită cu $\beta_u A_u \gg 1$, și efectul acesteia, inclusiv efectul termic, este neglijabil. Cu alte cuvinte, dioda D_1 prezintă o comportare ideală ce se datorește cuprinderii ei în bucla de reacție.

Pentru **semiperioada pozitivă** a tensiunii u_1 , tensiunea $u_{eA} < 0$ și dioda D_1 este blocată. În lipsa diodei D_2 ieșirea amplificatorului ajunge la saturație spre $-E$ și comutarea acesteia spre $u_{eA} > 0$ în semiperioada următoare ar fi lentă, D_1 nu se deschide la timp provocând deformarea tensiunii u_e deci imprecizie, ca în fig.3.26. Prezența diodei D_2 asigură evitarea saturației ieșirii amplificatorului (diodă antisaturație), menținând pe u_{eA} apropiată de zero ($-0,6$ V). Astfel, dioda D_2 conduce curentul ce vine de la intrare. Tensiunea u_i foarte mică produce prin divizorul R_2, R_s o tensiune de ieșire:

$$u_e = u_i \frac{R_s}{R_2 + R_s}$$

care este neglijabilă. Pe lângă tensiunea u_i redusă, în semiperioada pozitivă a lui u_1 contează la intrare și decalajul inițial de tensiune (nu se face echilibrarea).

Forma tensiunii de ieșire a redresorului monoalternanță și caracteristica de transfer sunt

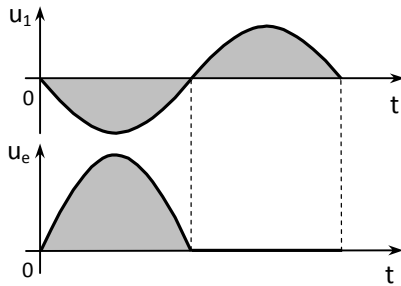


Fig. 3.29a. Formele de undă la intrarea și ieșirea redresorului

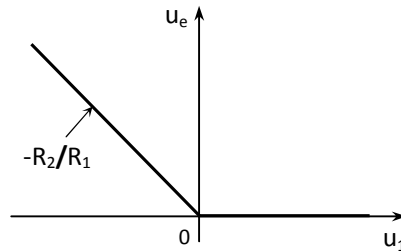


Fig. 3.29b. Caracteristica de transfer a

date în fig.3.29a și 3.29b.

Se pot redresa tensiuni mici de ordinul milivolților. Amplificatoarele integrate cu etaj final în clasă C (cu zonă moartă în caracteristica de transfer) nu sunt însă potrivite pentru redresoare de precizie de semnale mici (exemplu 709, 324 etc.).

Rezistența de intrare a redresorului de precizie inversor este modestă.

Dacă se dorește obținerea unei tensiuni redresate negative se inversează sensul celor două diode.

Pentru creșterea frecvenței tensiunii ce se redresează, cu menținerea preciziei, s-au mai aplicat unele soluții de îmbunătățire a compensării de frecvență [3]. Astfel, știind că în timpul scurt de comutare diodele D_1 și D_2 nu conduc, se poate crește factorul SR prin suspendarea corecției. Când corecția e prin efect Miller, condensatorul de corecție nu se conectează direct la ieșirea amplificatorului ci prin diodele D_1 , respectiv D_2 (fig.3.30). Când o diodă conduce corecția acționează normal.

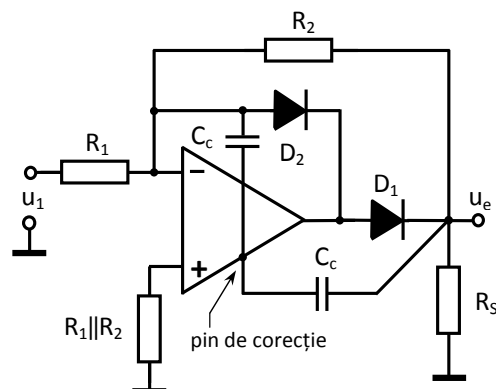


Fig. 3.30. Redresor cu frecvența de lucru mărită

10. Precizați cateva tipuri de comparatoare, desenați-le caracteristica de transfer și explicați care dintre acestea elimină riscul bascularilor multiple atunci când tensiunea de intrare este însoțită de zgomote. (§3.11)

10. Comparatoare.

Comparatoare simple (fără reacție)

Comparatoarele sunt circuite care indică, prin tensiunea de ieșire, situația relativă a două tensiuni aplicate la intrări (fig.3.74). Este vorba aici de un comparator pentru tensiuni cu același semn. De obicei una din tensiuni este variabilă iar cealaltă este fixă, reprezentând cu aproximație „pragul comparatorului”. Când tensiunea variabilă este U_1 comparatorul este „inversor”, iar când tensiunea variabilă este U_2 comparatorul este „neinversor”.

Caracteristica de transfer a acestor comparatoare este prezentată în fig.3.75a (pentru inversor) și b (pentru neinversor).

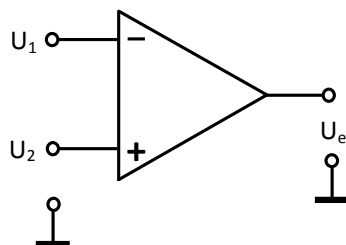


Fig. 3.74. Comparator simplu cu AO

Pentru situația $U_1 < U_2$ rezultă la ieșire $U_e = U_{emp}$ nivelul logic superior (pozitiv), iar pentru $U_1 > U_2$ rezultă $U_e = U_{emn}$ – nivelul logic inferior (negativ de obicei, dacă se alimentează AO cu două surse). Se folosește comparator inversor dacă se dorește bascularea ieșirii de la nivel superior spre inferior, atunci când tensiunea de intrare crescătoare depășește tensiunea fixă și comparator neinversor în caz contrar.

Dacă însă tensiunile U_1 și U_2 (sau una dintre ele) conțin zgomote, când tensiunea variabilă ajunge în dreptul zonei de indecizie apare fenomenul de „vibrație” (oscilație) a tensiunii de la ieșirea comparatorului (fig.3.76) care înseamnă schimbarea de câteva ori, consecutiv, a deciziei logice – deci comenzi false (uneori supărătoare) pentru circuitele și dispozitivele conectate la ieșire. Acesta este

dezavantajul major al comparatorului simplu din fig.3.73; tensiunile ce se compară trebuie să fie foarte „curate” pentru evitarea „vibrațiilor”.

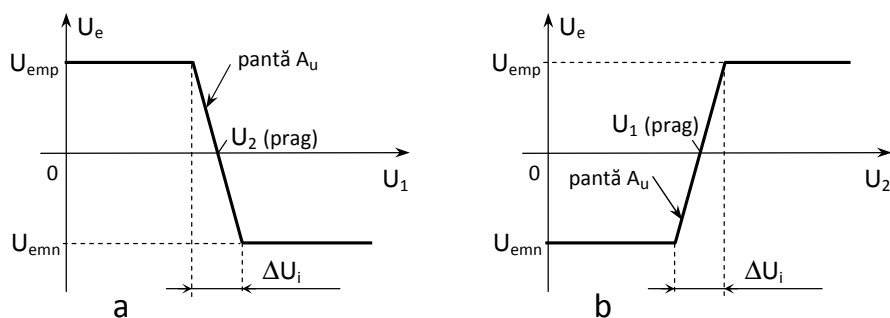
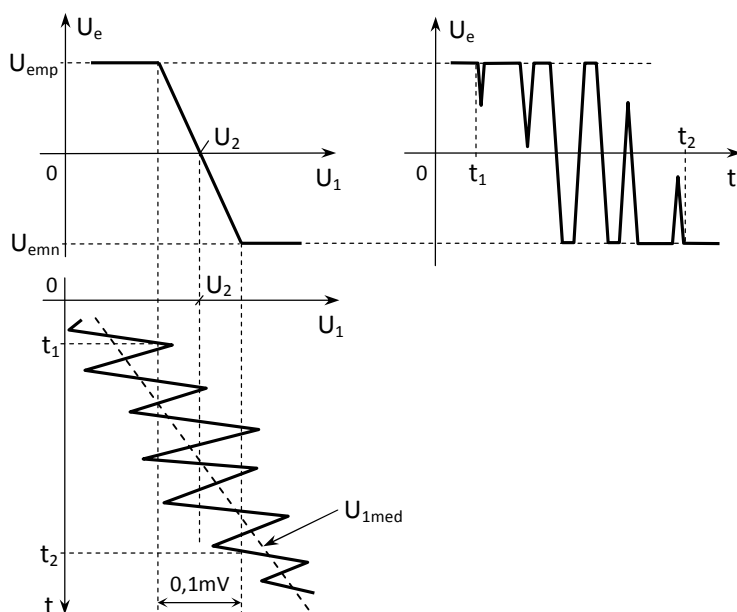


Fig. 3.75. Caracteristicile de transfer pentru comparatorul simplu inversor (a) și neinversor (b)



Comparatoare cu reacție pozitivă („cu histerezis”)

Pentru eliminarea fenomenului de „vibrație” a tensiunii de ieșire a comparatorului, când tensiunile U_1 și U_2 (sau una dintre ele) conțin zgomote, se utilizează o reacție pozitivă (fig.3.79). Prin aceasta apare în caracteristica de transfer un „histerezis” (fig.3.80), care este mult mai lat decât zona de indecizie de la comparatorul fără reacție. Aceasta conduce la o eroare de comparare sensibil mai mare, dar în schimb decizia logică este fermă.

Și în acest caz întâlnim comparator „inversor” și „neinversor”, după intrarea la care este aplicată tensiunea variabilă.

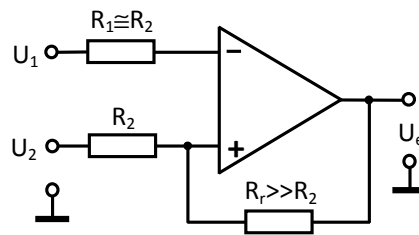


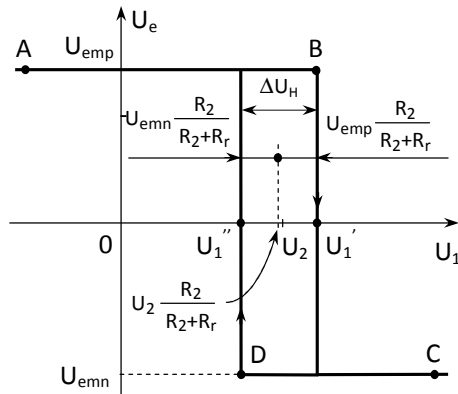
Fig. 3.79. Comparator cu reacție pozitivă

Fig. 3.76. Comportarea comparatorului simplu când la intrare există zgomote

a) Comparatorul inversor

Acest comparator se folosește atunci când se dorește bascularea ieșirii de la nivel superior spre inferior, dacă tensiunea de intrare crescătoare depășește tensiunea fixă. Caracteristica de transfer a acestui comparator este prezentată în fig.3.80.

Pentru explicarea funcționării comparatorului se consideră inițial că $U_1 < 0$ și de valoare absolută mare (punctul A de pe caracteristica de transfer), iar $U_2 > 0$. Atunci $U_2 \gg U_1$ și la ieșire se obține nivelul U_{emp} . Pe divizorul $R_r - R_2$ rezultă la intrarea + o tensiune, notată cu U_1' , care



îndeplinește inegalitatea $U_1' > U_2$. Dacă tensiunea U_1 crește

Fig. 3.80. Caracteristica de transfer a

comparatorului inversor

și atinge valoarea U_1' (punctul B pe caracteristică) intervine bascularea comparatorului care are loc din cauza situației tensiunilor existente direct la intrările + și -. Datorită reacției pozitive realizată prin R_r , bascularea se accelerează pentru că diferența dintre tensiunile de la intrările + și - se mărește rapid prin scăderea tensiunii U_e începând din punctul B. Astfel, trecerea la nivelul U_{emn} are loc pentru o variație foarte mică a tensiunii U_1 și în caracteristica de transfer apare o ramură practic verticală.

Creșterea în continuare a tensiunii variabile U_1 conduce la atingerea unui punct C pe caracteristică. Acum, pe divizorul $R_r - R_2$ apare la intrarea + o tensiune notată cu U_1'' și de valoare $U_1'' < U_2$ (fig.3.80). Dacă în continuare U_1 scade, bascularea spre nivelul logic superior începe la atingerea valorii U_1'' - punctul D - și are loc la fel de brusc ca și prima basculare, datorită accentuării diferenței tensiunilor de la intrări prin reacție pozitivă. Nivelurile U_1' și U_1'' , la care apar basculările se numesc „**pragurile**” comparatorului. Ele se pot calcula ținând cont de cele două situații ale tensiunilor pe divizorul $R_r - R_2$ (fig.3.81) la momentul începerii basculării.

Eroarea de comparare în acest caz este determinată în primul rând de distanțele dintre praguri și tensiunea fixă U_2 și se consideră cea mai mare dintre cele două distanțe.

(dacă acestea nu sunt egale între ele). **Lățimea zonei de histerezis** este stabilită de utilizator, întrucât ea trebuie să depășească amplitudinea vârf-la-vârf a zgomotelor însumate ale tensiunilor ce compară, U_1 și U_2 , (fig.3.82). În acest fel nu mai apar “vibrațiile” ieșirii comparatorului. În concluzie, se adoptă:

$$\Delta U_H > 1,2 \cdot \sum U_{zg.v.v.}$$

pentru a avea siguranța că la traversarea zonei de histerezis nici un vârf negativ al zgomotelor însumate nu va duce la coborârea tensiunii U_1 după momentul t_1 până sub pragul U_1'' . Bascularea va fi fermă și are loc în momentul t_1 al atingerii pentru prima dată a pragului U_1' dacă ΔU_H este bine adoptată. Desigur, în prealabil se va face tot posibilul ca zgomotele suprapuse peste cele două tensiuni să fie cât mai reduse, spre a se putea lucra cu ΔU_H mic.

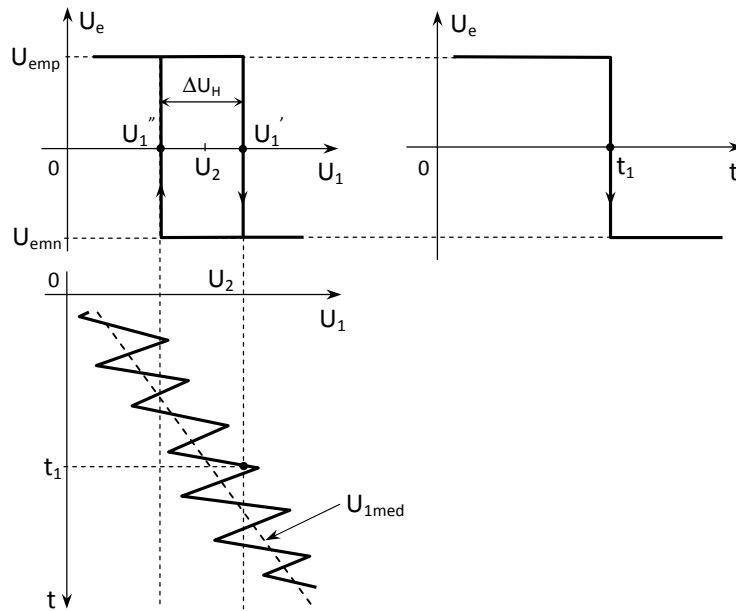


Fig. 3.82. Comportarea comparatorului cu histerezis de tip inversor

CIRCUITE INTEGRATE DIGITALE

Anul II

1. Enumerați principalele avantaje și dezavantaje ale memoriilor SRAM în comparație cu memoriile DRAM (cap. 5 curs CID pg.153).

MEMORII RAM

Sunt memorii volatile care permit, în timpul funcționării, atât citirea cât și scrierea informației în locația de memorie adresată.

Memoriile RAM se clasifică în: RAM statice (SRAM – Static Random Access Memory) la care celula elementară

de memorare este un latch D realizat în tehnologie bipolară sau unipolară; RAM dinamice (DRAM – Dynamic Random Access Memory) - celula elementară

este o capacitate; sunt realizate numai în tehnologie unipolară NMOS sau CMOS.

Memoria SRAM

păstrează datele pentru o perioadă de timp nelimitată, până în momentul în care ea este rescrisă. În schimb, memoria DRAM necesită rescrierea, la câteva fracțiuni de secundă, altfel informațiile fiind pierdute. permanentă

Avantajele memoriei SRAM: utilitatea crescută datorită modului de funcționare și viteza foarte mare (raportul de timp de acces SRAM/DRAM = 8-16).

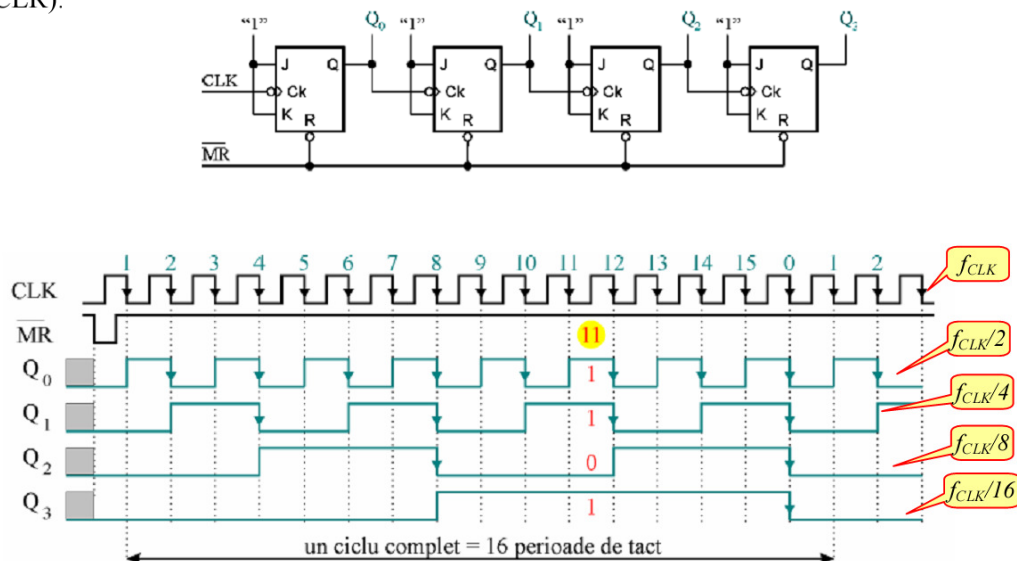
Dezavantajele memoriei SRAM: densitatea de integrare mai redusă și prețul mult mai mare decât al memoriei DRAM (de obicei raportul de capacitate DRAM/SRAM = 4-8 iar raportul de cost SRAM/DRAM = 8-16).

Aplicațiile de bază ale memoriilor RAM se regăsesc la PC-urile. Memoria SRAM este folosită cel mai adesea ca memorie intermediară/cache, pe când DRAM-ul este utilizat ca memorie principală a oricărui sistem.

2. Desenați schema unui numărător asincron binar, pe 4 biți, explicați funcționarea sa, și trasați formele de undă aferente (cap. 4 curs CID pg.127).

4.3.1.1. Numărătorul asincron, binar, direct pe 4 biți

Este format din 4 bistabile de tip T (provenite din JK-MS) cu T permanent pe „1”. Impulsurile de tact se aplică doar primului bistabil. Următoarele bistabile au ca semnal de tact ieșirea Q a bistabilului anterior (MR – Master Reset este o denumire sinonimă cu R - Reset sau CLR).



Obs:

- 1). Numărătorul numără în sens crescător (direct) adică cu fiecare impuls de CK aplicat, valoarea numărătorului crește cu o unitate.
- 2). Numărătorul este modulo 16 (are 4 bistabile), al 16-lea impuls de tact încheie ciclul, el aducând numărătorul pe zero. Cel de-al 17-lea tact global este primul impuls de tact din cel de-al doilea ciclu.
- 3). La un moment dat, codul binar obținut citind ieșirile corespunde cu numărul de impulsuri de tact aplicate în ciclul respectiv (citind ieșirile după 11 tacte rezultă $Q_3Q_2Q_1Q_0 = 1011$ care corespunde cu numărul 11 codat binar). Aceasta este practic funcția de **numărare**.
- 4). Bistabilele funcționează ca **divizoare de frecvență cu 2**. Ieșirea Q₀ divizează cu 2 frecvența tactului, Q₁ divizează cu 2 frecvența semnalului Q₀ și cu 4 frecvența tactului, etc.
- 5). Pentru extinderea capacității de numărare se pot conecta mai multe numărătoare în cascadă prin conectarea ieșirii Q₃ la intrarea de tact a următorului numărător.

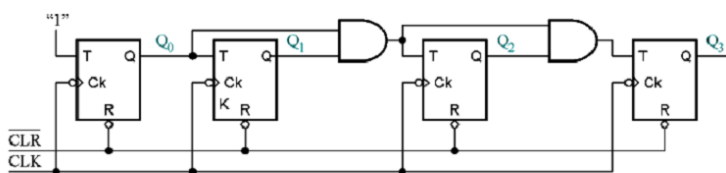
3. Desenați schema unui numărător sincron binar, pe 4 biți, explicați funcționarea sa, și trasați formele de undă aferente (cap. 4 curs CID pg.133-134).

4.3.2.1. Numărător sincron direct pe 4 biți cu T generat prin metoda serială

În cazul generării *seriele* a valorilor T în cazul cel mai defavorabil, durata minimă a impulsului de tact este data de:

$$T_{CLK \min} = t_{PCLK \rightarrow Q} + (n-2)t_{PSI} + \Delta t.$$

Schema numărătorului sincron obținut prin metoda serială:

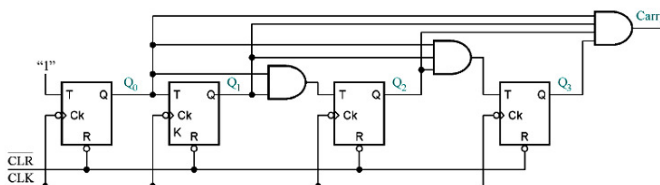


Dezavantaj: - t_p mai mare decât în cazul generării paralele a valorilor T .

Avantaj: - se utilizează numai porți ȘI cu două intrări.

4.3.2.2. Numărător sincron direct pe 4 biți cu T generat prin metoda paralelă

Schema numărătorului sincron obținut prin metoda paralelă:



În cazul generării *paralele* a valorilor T durata minimă a impulsurilor de tact este:

$$T_{CLK \min} = t_{PCLK \rightarrow Q} + t_{PSI} + \Delta t.$$

Se observă că t_p este mai mic ceea ce conduce la o frecvență de tact mai ridicată. Din acest motiv aceasta este **varianta preferată** la realizarea numărătoarelor sincrone integrate.

Semnalul Carry (semnalul de transport) se generează din semnalele Q_0 , Q_1 , Q_2 , și Q_3 . $Cy = Q_0 \cdot Q_1 \cdot Q_2 \cdot Q_3$ și se aplică intrării T a numărătorului (bistabilului) următor în cazul extinderii capacității de numărare (cascadarea numărătoarelor).

4. Descrieți, pe scurt, principalele aplicații ale registrelor de deplasare (cap. 4 curs CID pg.124-126).

4.2.5.1. Conversia serie-paralel a unui cuvânt binar

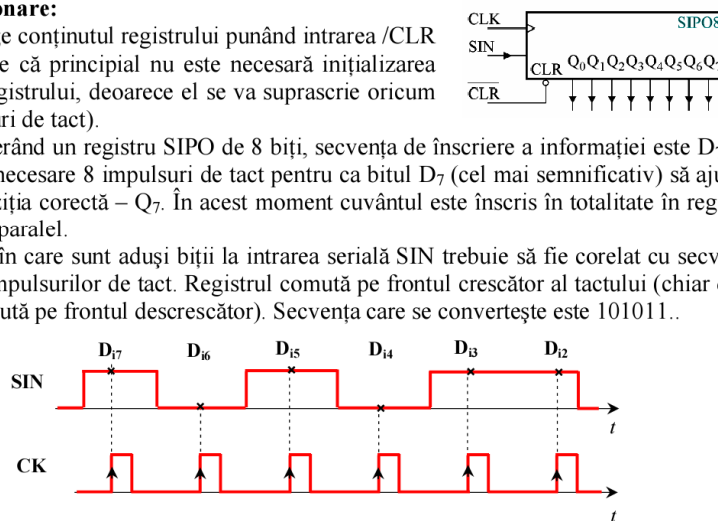
Necesită utilizarea unui registru SIPO. Conversia se face în n tacte corespunzătoare celor n biți ai cuvântului binar.

Funcționare:

Se șterge conținutul registrului punând intrarea /CLR la „0” (cu toate că principal nu este necesară inițializarea conținutului registrului, deoarece el se va suprascrive oricum după n impulsuri de tact).

Considerând un registru SIPO de 8 biți, secvența de înscriere a informației este $D_7, D_6, \dots, D_0$ – fiind necesare 8 impulsuri de tact pentru ca bitul D_7 (cel mai semnificativ) să ajungă la ieșire pe poziția corectă – Q_7 . În acest moment cuvântul este înscris în totalitate în registru și poate fi citit paralel.

Ritmul în care sunt aduși biții la intrarea serială SIN trebuie să fie corelat cu secvența de aplicare a impulsurilor de tact. Registrul comută pe frontul crescător al tactului (chiar dacă bistabilele comută pe frontul descrescător). Secvența care se convertește este 101011..



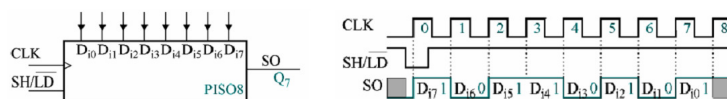
Obs.: Fiecare ieșire Q_i poate fi folosită ca ieșire serială (circuitul se poate folosi ca SISO1, ... SISO8).

Aplicație: Extinderea numărului de ieșiri într-un sistem cu microcontroler cu ajutorul registrelor SIPO 74HCT594. **Carte pag. 160-161.**

4.2.5.2. Conversia paralel-serie a unui cuvânt binar

Necesită utilizarea unui registru PISO. Conversia se face în n tacte corespunzătoare celor n biți ai cuvântului binar.

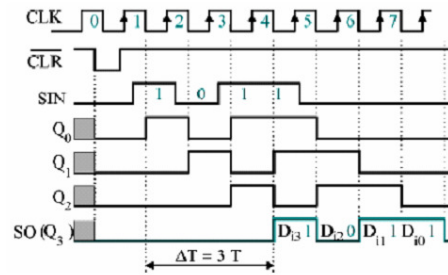
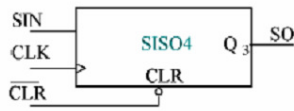
Pentru înscrierea paralelă a datelor $D_{17}, \dots, D_{10}$ se pune intrarea SH/LD = „0” și se aplică un impuls de tact (înscrierea propriu-zisă se face pe frontul crescător al semnalului de tact). Pentru citirea serială a datelor (a cuvântului de n biți) se pune intrarea SH/LD = „1” și se aplică $n-1$ impulsuri de tact.



Întreaga operație de conversie necesită n perioade de tact, prima fiind destinată pentru încărcarea paralelă, iar restul pentru citirea serială.

4.2.5.3. Realizarea unei întârzieri în transmiterea serială a informației

Se utilizează un registru SISO. Dacă acesta este de n biți ai registrului, atunci întârzierea produsă în propagarea informației va fi $\Delta T = (n-1)T_{CLK}$.



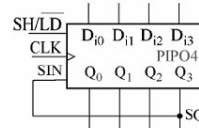
4.2.5.4. Realizarea unei numărător în inel

Un numărător în inel este un registru universal (intrări, ieșiri seriale și paralele) cu reacție directă de la ieșirea SO la intrarea SIN. El generează secvențial semnale de comandă destinate comutării succesive a unui număr n de circuite digitale.

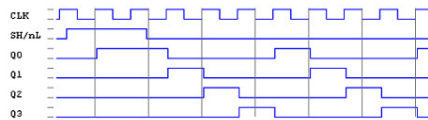
Prin încărcare paralelă, numărătorul în inel se inițializează cu un cuvânt binar de n biți, (în general un bit pe „1” și ceilalți pe „0”). Ieșirile paralele sunt necesare pentru a obține cele n semnale de comandă, fără a mai utiliza un decodificator.

Inițializare:

- se pune SH/LD = „0” și intrările $D_{i0}, D_{i1}, D_{i2}, D_{i3}$ pe 1000;
- se aplică un impuls de tact.



	Nr. tact	Q_0	Q_1	Q_2	Q_3
Inițializare	0	0	0	0	0
	1	1	0	0	0
ciclul complet de funcționare cuprinde 4 impulsuri de tact	2	0	1	0	0
	3	0	0	1	0
	4	0	0	0	1
	5	1	0	0	0
	(1)				



Funcționare: (vezi tabelul și formele de undă)

- se trece SH/LD = „1” și se aplică impulsuri de tact.

Obs: Despre acest circuit se poate spune că reprezintă:

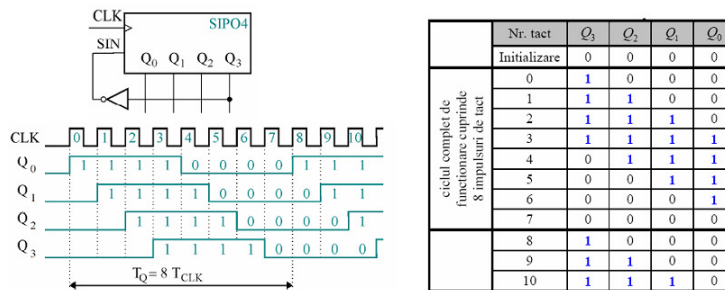
- un numărător cu n stări;
- un divizor de frecvență cu n ($f_Q = \frac{f_{CLK}}{n}$);
- un comutator secvențial care poate fi folosit pentru comanda unor relee electromagnetice sau a înfășurărilor unui MPP.

4.2.5.5. Realizarea unei numărător Johnson

Un numărător Johnson este un numărător în inel de n biți, cu reacție de la ieșirea SO la intrarea SIN prin intermediul unui inversor.

Funcționare:

Inițial, registrul se șterge, /CLR = „0” iar apoi se aplică impulsuri de tact.



Obs: Despre acest circuit se poate spune că reprezintă:

- un numărător cu $2n$ stări
- un divizor de frecvență cu $2n$ ($f_Q = \frac{f_{CLK}}{2n}$);
- un circuit pentru comanda succesivă, întreșută, a n elemente de execuție (actuatoare).

4.2.5.6. Memoria temporară FIFO (First In First Out)

Memoriile temporare sunt organizate pe n cuvinte binare de câte b biți compuse din b registre de deplasare serială SISO de câte n biți fiecare.

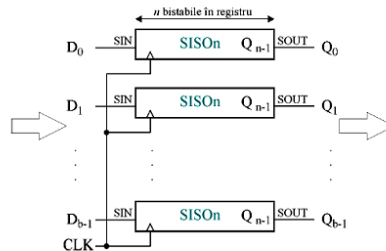
Memoria FIFO se realizează cu ajutorul unor registre SISO care permit deplasarea într-un singur sens (spre dreapta).

Înscrierea cuvintelor binare de b biți în memorie se face în paralel pe cele b intrări seriale prin aplicarea a câte unui impuls de tact și deplasarea acestora spre dreapta.

Memorie este plină atunci când s-au înscris toate cele n cuvinte binare. După umplerea completă a memoriei, primul cuvânt citit (paralel pe cele b ieșiri seriale) este primul cuvânt înscris în memorie.

În procesul de citire, informația se deplasează în continuare spre dreapta cu fiecare impuls de tact aplicat. Prin citire, informația se pierde!

Acest tip de memorie poate fi utilizat la gestionarea adreselor altor memorii pe durata întreruperilor unui sistem cu microprocesor.



4.2.5.7. Memoria temporară LIFO (Last In First Out)

Această memorie temporară necesită registre SISO care pot deplasa informația în ambele sensuri (o intrare $R/\bar{L}$ - Right/Left - specifică sensul deplasării).

Înscrierea cuvintelor se face ca la memoria FIFO, prin deplasarea spre dreapta a datelor ($R/\bar{L} = 1$) iar citirea se face prin deplasarea acestora spre stânga ($R/\bar{L} = 0$).

Astfel ultimul cuvânt înscris va fi primul citit.

Memoria LIFO se utilizează ca memorie stivă în sistemele cu microprocesoare.

5. Prezențați, sumar, principalele metode de obținere a divizoarelor de frecvență cu p ($p \neq 2^n$) (cap. 4 curs CID pg.139-140).

4.3.3.1. Divizoare de frecvență cu $p \neq 2^n$

În cazul în care raportul de divizare este un număr diferit de o putere a lui 2 se utilizează un numărător modulo p . Ieșirea divizorului de frecvență este ieșirea X_2 a bistabilului de memorare a impulsului de ștergere.

Obs.: Factorul de umplere al semnalului de la ieșirea divizorului este diferit de $\frac{1}{2}$. Dacă într-o aplicație acest aspect este deranjant, mai trebuie adăugat un CBB-T care furnizează la ieșirea sa un semnal cu factorul de umplere $\frac{1}{2}$ dar mai și divide suplimentar cu 2.

4.3.3.2. Divizoare de frecvență programabile

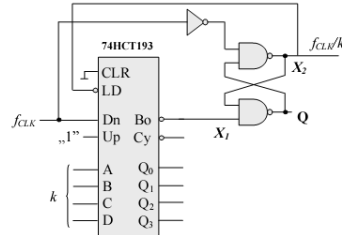
Sunt divizoare de frecvență la care raportul de divizare se poate modifica de la un ciclu la următorul.

Varianta 1 – cu numărare în sens invers și încărcare paralelă.

Este cea mai utilizată metodă de obținere a unui divizor programabil. Se bazează pe utilizarea unui numărator reversibil cu posibilitatea de a fi încărcat paralel. Numărul cu care se realizează divizarea (k) se aduce la intrările paralele și se încarcă în numărator prin activarea liniei /LD. Număratorul este decrementat cu frecvența f_{CLK} aplicată la intrarea Dn până când el ajunge în starea 0000. În acel moment ieșirea /Bo trece pe „0”, activează intrarea /LD, și inițiază o nouă încărcare a număratorului cu numărul k .

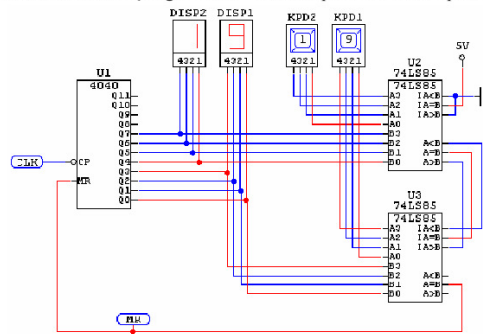
Deoarece bistabilele din componența număratorului nu au același timp de încărcare și, astfel apare riscul unei încărcări incomplete, este necesar intercalarea unui bistabil SR de memorare a impulsului de încărcare (la fel ca la număratoarele modulo p).

Astfel, la ieșirea /Q a acestuia se obține semnalul f_{CLK}/k .



Varianta 2 – cu numărare în sens direct și comparator.

Metoda utilizează un numărator asincron (4040) și două comparatoare pe 4 biți (74LS85) care specifică raportul de divizare k . Număratorul numără în sens direct, de la 0 până la valoarea k prestabilită de comutatoarele [KPD1 și KPD2]. În acel moment comparatoarele sesizează egalitatea și activează semnalul de ștergere /MR. Schema prezentată este pe 8 biți.



Pentru obținerea unui divizor de frecvență pe 12 biți sunt necesare un numărator și un comparator pe 12 biți.

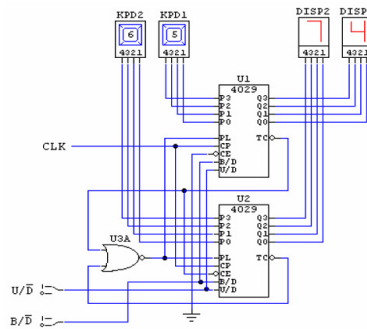
Schema prezentată este una care funcționează foarte bine în regim de simulare digitală, dar nu în realitate deoarece folosește circuite CMOS și TTL LS în același montaj. Pentru a rezolva acest neajuns, cel mai bine este să se folosească variantele HC sau HCT ale circuitelor prezentate: 74HCT4040 și 74HCT85, caz în care schema nu va mai prezenta nici un neajuns.

Varianta 3 – combinată, cu posibilitatea numărării în ambele sensuri.

Este cea mai versatilă metodă. Se bazează pe folosirea numărătoarelor 4029 la care intrarea de încărcare este comandată de o poartă SAU-NU cu un număr de intrări egal cu numărul de circuite 4029 utilizate.

Circuitul oferă:

- numărare în sens crescător, de la numărul prestabilit k la 255 (dacă $U/\overline{D}=1$);
- numărare în sens descrescător, de la p la 0 (dacă $U/\overline{D}=0$);
- numărare binară (dacă $B/\overline{D}=1$);
- numărare zecimală (dacă $B/\overline{D}=0$).



6. Descrieți modalitățile de realizare a conversiei paralel-serie, respectiv serie-paralel a datelor (cap. 4 curs CID pg.124).

4.2.5.1. Conversia serie-paralel a unui cuvânt binar

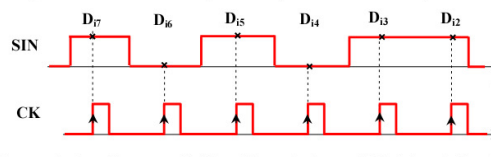
Necesită utilizarea unui registru SIPO. Conversia se face în n tacte corespunzătoare celor n biți ai cuvântului binar.

Funcționare:

Se șterge conținutul registrului punând intrarea /CLR la „0” (cu toate că principial nu este necesară inițializarea conținutului registrului, deoarece el se va suprascrive oricum după n impulsuri de tact).

Considerând un registru SIPO de 8 biți, secvența de înscriere a informației este $D_7, D_6, \dots, D_0$ – fiind necesare 8 impulsuri de tact pentru ca bitul D_7 (cel mai semnificativ) să ajungă la ieșire pe poziția corectă – Q_7 . În acest moment cuvântul este înscris în totalitate în registru și poate fi citit paralel.

Ritmul în care sunt aduși biții la intrarea serială SIN trebuie să fie corelat cu secvența de aplicare a impulsurilor de tact. Registrul comută pe frontul crescător al tactului (chiar dacă bistabilele comută pe frontul descrescător). Secvența care se convertește este 101011..



Obs.: Fiecare ieșire Q_i poate fi folosită ca ieșire serială (circuitul se poate folosi ca SISO1, ... SISO8).

4.2.5.2. Conversia paralel-serie a unui cuvânt binar

Necesită utilizarea unui registru PISO. Conversia se face în n tacte corespunzătoare celor n biți ai cuvântului binar.

Pentru înscrierea paralelă a datelor $D_{17}, \dots, D_{10}$ se pune intrarea SH/LD = „0” și se aplică un impuls de tact (înscrierea propriu-zisă se face pe frontul crescător al semnalului de tact). Pentru citirea serială a datelor (a cuvântului de n biți) se pune intrarea SH/LD = „1” și se aplică $n-1$ impulsuri de tact.



Întreaga operație de conversie necesită n perioade de tact, prima fiind destinată pentru încărcarea paralelă, iar restul pentru citirea serială.

7. Explicați, pe scurt, funcționarea unei memorii DRAM (citire, scriere, reîmprospătare) (cap. 5 curs CID pg.159-160).

Memoria DRAM de 64kbiți organizată pe cuvinte de 1bit. Selecția se face prin coincidență. Schema bloc este prezentată mai jos.

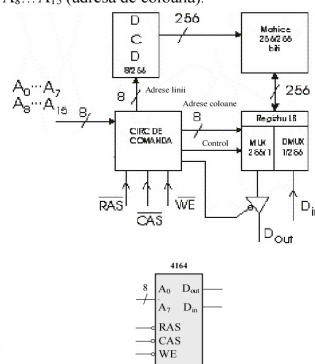
Descriere:

Adresele sunt în număr de 16 ($A_0 \dots A_{15}$). Pentru reducerea numărului de pini adresele sunt multiplexate folosindu-se doar 8 linii de adresă. Întâi se aplică prima jumătate a adresei $A_0 \dots A_7$ (adresa de linie) iar apoi a doua jumătate $A_8 \dots A_{15}$ (adresa de coloană).

Circuitul de comandă conține două registre D-latch de memorare a celor două jumătăți ale adresei. Prin intermediul liniilor $A_0 \dots A_7$ se comandă DCD care selectează linia. Încărcarea $A_0 \dots A_7$ în registrul din circuitul de comandă se face prin activarea liniei /RAS (Row Address Strobe). Cu liniile $A_8 \dots A_{15}$ se comandă blocul MUX/DMUX prin care se selectează o singură coloană din cele 256 ale unei linii (la citire prin MUX, iar la înscriere prin DMUX). Încărcarea adreselor $A_8 \dots A_{15}$ în registrul corespunzător din circuitul de comandă se face prin activare liniei /CAS (Column Address Strobe). Linia de control stabilește care dintre cele două circuite (MUX sau DMUX) este activ (la citire MUX-ul iar la scriere DMUX-ul).

Schema bloc mai conține un registru de linii format din 256 de D-latchuri în care se memorează linia selectată. Schimbul de informații între matrice și registru este bidirecțional.

La citire este activată și linia ce validează bufferul de pe linia datelor de ieșire D_{out} .



Funcționare:

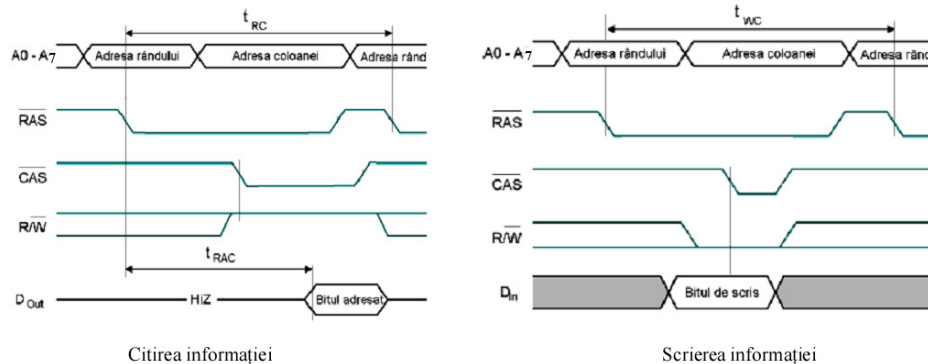
Citirea informației memorate

La liniile de adresă se aduce adresa de linie $A_0 \dots A_7$. După ce aceasta s-a stabilizat se activează linia /RAS pentru încărcarea adresei de linie în registrul din circuitul de comandă. În continuare adresa se decodifică, se selectează linia și conținutul tuturor celulelor de memorare aferente liniei se scrie în registrul de linii.

Apoi se aduce la intrare adresa de coloane $A_8 \dots A_{15}$. După ce aceasta s-a stabilizat se activează semnalul /CAS. Pe frontul descrescător al /CAS se investighează linia /WE. Aceasta trebuie să fie pe „1” deoarece se execută o operație de citire. Tot pe frontul descrescător al semnalului /CAS se memorează adresa coloanei $A_8 \dots A_{15}$ în registrul corespunzător din circuitul de comandă. Cu ajutorul lor și al MUX-ului, se selectează una dintre cele 256 de

coloane ale liniei memorate în registrul de linii, și conținutul celulei selectate se transmite, prin buffer (aflat în stare normală), spre ieșire D_{out} .

În continuare se dezactivează /RAS-ul (conținutul registrului de linii se reînscris în matricea de memorare) apoi se dezactivează și /CAS-ul și linia D_{out} trece pe Z.



Scrierea informației în memorie

Furnizarea adresei locației de memorare în care urmează să se scrie informația se face la fel ca la operația de citire.

Deosebirile apar pe frontul descrescător al /CAS când în urma investigării se găsește linia /WE pe „0”. Acest fapt înseamnă că urmează o operație de scriere și, tot în acel moment datele care urmează a fi scrise trebuie să fie prezente pe linia D_{in} . În continuare se memorează adresa coloanei $A_8 \dots A_{15}$ în registrul corespunzător din circuitul de comandă. Cu ajutorul lor și al DMUX-ului, se selectează una dintre cele 256 de coloane ale liniei memorate în registrul de linii, și informația de pe D_{in} se memorează în această celulă.

În continuare se dezactivează /RAS-ul (conținutul registrului de linii se reînscris în matricea de memorare) apoi se dezactivează și /CAS-ul.

Reîmprospătarea informației memorate

Se folosește un numărator pe 8 biți, cu funcționare continuă (nefigurat în schema bloc) care generează adresele celor 256 de linii.

Pe frontul descrescător al semnalului /RAS se selectează o linia ce corespunde adresei. Conținutul fiecărei celule ale acestei linii se înscris în registru de linii.

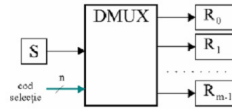
Pe frontul crescător al semnalului /RAS se reînscris informația din registru de linii, regenerată în celulele corespunzătoare.

În continuare se trece la următoarea adresă și se reîmprospătează informațiile din celulele liniei următoare.

8. Prezentați funcționarea unui decodificator pe post de demultiplexor (cap. 3 curs CID pg.65).

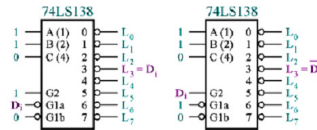
Funcție: asigură **transmiterea datelor provenite** de la o singură **sursă** de date unul din cei m receptori. Selecția receptorului se realizează printr-un cod de selecție de n biți ($m = 2^n$).

Schema bloc a unui DMUX:



Nu se fabrică DMUX-uri dedicate. Funcția pe care o îndeplinește indică posibilitatea folosirii oricărui DCD care are cel puțin o intrare de validare pe post de DMUX. Dacă intrarea de validare este activă pe „0” datele se transmit nemodificate la ieșirea selectată (se obține un DMUX neinvertor) iar dacă intrarea de validare este activă pe „1” datele se transmit inversate la ieșirea selectată (se obține un DMUX invertor).

Modul în care un DCD 74HC138 devine DMUX și noua semnificație a intrărilor:



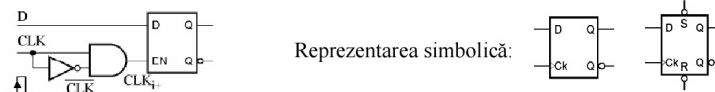
Dacă $D_i = G1a$ și codul de selecție este $A = 1, B = 1, C = 0$, datele prezente la intrarea de date D_i se vor regăsi *nemodificate* la ieșirea $L3$ dacă circuitul este validat corect.

Dacă $D_i = G2$, pentru același cod de selecție, datele ajung *inversate* la $L3$.

9. Desenați reprezentarea simbolică a unui bistabil de tip D care comută pe frontul crescător al impulsului de tact, tabelului lui de funcționare și formele de undă aferente (cap. 4 curs CID pg.104).

B) Bistabilul D comutat pe frontul crescător al impulsului de tact

Se obține dintr-un latch D și un detector de fronturi crescătoare.



10. Desenați reprezentarea simbolică a unui bistabil de tip T care comută pe frontul descrescător al impulsului de tact, tabelului lui de funcționare și formele de undă aferente (cap. 4 curs CID pg.105).

Bistabilul T se obține numai din CBB JK-MS prin conectarea împreună a intrărilor J și K (CBB JK-MS este forțat să funcționeze doar în situațiile $J = K = „0”$ și $J = K = „1”$).

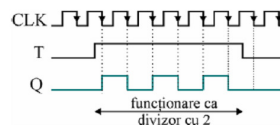


Tabelul de funcționare:

T_n	Q_{n+1}
0	Q_n
1	$\overline{Q_n}$

Obs:

1. Dacă T este permanent 1, $Q_{n+1} = \overline{Q_n}$, bistabilul basculează la fiecare impuls de tact.



El se poate folosi ca divizor de frecvență a impulsurilor de tact: $f_Q = f_{CLK} / 2$

2. Bistabilul T este elementul de bază al oricărui numărător.

3. Nu se fabrică bistabile T. Ele se obțin din bistabile JK sau D.

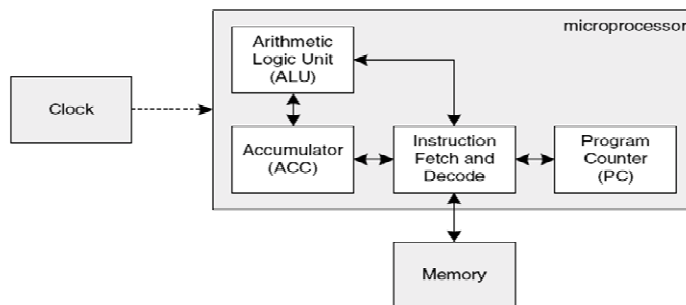
Sisteme de prelucrare numerică cu procesoare

Anul II

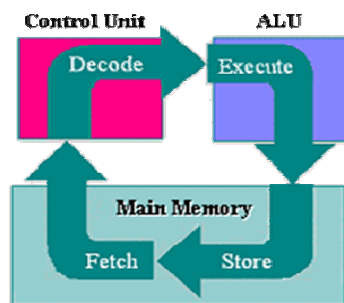
1. Arhitectura și modul de operare al unui microprocesor. Ciclul instrucțiune, ciclul mașină, fazele de execuție ale unui ciclu mașină.

[1], slide nr. 28, 29; [2], pag. 9÷10; [4], pag. 132,133.

Arhitectura unui microprocesor



Modul de operare al CPU



Ciclu mașina: o succesiune de patru Faze (pași) între două extrageri succesive de instrucțiuni din memoria program.

Fazele de execuție ale unui ciclu mașina:

- Extragere (fetch),
- Decodificare (decode),
- Execuție (execute),
- Scriere rezultat (writeback).

Observatii:

- Un ciclu mașina include de regula 2 operații de extragere (fetch)
- Execuția unei instrucțiuni, adică un *ciclu instrucțiune*, se realizează pe unul sau două cicluri mașina.

lica una dintre
operanzilor ca
ero ca urmare a
egativ etc.

memorează în
memorie care
ia corespunză-
ul unei operații
elor între com-
ectează aceste
exiuni cu 8, 16
magistralei de



ocesor.

ru memorarea
ilizează pentru
merică. Adre-
a SPN de 16,
corespunde o
ntului încărcat
tire de către o
nținut încărcat
au 32 de biți fi
vinte.

SPN cuprinde un grup de registre de 8, 16 sau 32 biți, numite interne, având funcții dedicate (speciale) prin structura sistemului. Aceste registre conțin date, adrese și informații de control. Astfel, există registre dedicate care se utilizează ca surse cu operanzi sau ca destinații ale rezultatelor pentru anumite operații. Un registru din grupul de registre cu funcții dedicate este registrul acumulator, notat cu A sau ACC, utilizat ca sursă și destinație în multe operații aritmetice, logice și de transfer.

Transferul de date între SPN și echipamentele de intrare/ieșire (I/E) se realizează prin porturi de I/E, care pot fi de tip paralel sau serie. În cazul unui port paralel, transferul unui cuvânt între SPN și un echipament de I/E se realizează printr-o magistrală de I/E cu 8, 16 sau 32 de linii, funcție de lungimea cuvântului. Transferul unui cuvânt de la un echipament la SPN se numește operație de intrare, iar transferul invers se numește operație de ieșire. În cazul unui port serial, transferul de date între SPN și un echipament de I/E se realizează prin două linii de comunicație, de transmisie și, respectiv, de recepție (din punctul de vedere al SPN). Biții corespunzători unui cuvânt se încarcă în ordine succesivă, cu frecvența de comunicație, pe linia de recepție sau transmisie, funcție de sensul transferului. Adresarea porturilor de I/E se realizează prin magistrala de adrese a SPN.

Din cele prezentate mai sus rezultă că magistrala de adrese conține cuvinte de adresare a datelor din: memoria de date, registrele cu funcții dedicate și porturile de intrare. Aceste componente ale SPN pot încărca magistrala de date. Deoarece la un moment dat o singură componentă a SPN poate încărca magistrala de date, rezultă necesitatea selecției componentelor sistemului funcție de operațiile executate de acesta. Această selecție se realizează prin magistrala de control a SPN de către unitatea de control și sincronizare.

Funcția de prelucrare numerică este realizată de către sistem prin execuția secvențială a unor operații aritmetice, logice și de transfer. Operațiile de transfer se realizează între componentele SPN sau între SPN și echipamentele de I/E. O operație se realizează prin execuția de către SPN a unei instrucțiuni. Rezultă că o succesiune de operații corespunde unei succesiuni de instrucțiuni, care formează un program. O instrucțiune este definită prin 1-6 cuvinte de 8 sau 16 biți, care conțin codul operației de executat, operanzii sau adresele operanzilor și adresa destinației. Cuvintele care definesc o instrucțiune reprezintă codul mașină al instrucțiunii. Elaborarea unui program prin scrierea codurilor mașină ale instrucțiunilor corespunzătoare se numește programare în limbaj mașină.

Fiecărei instrucțiuni îi corespunde o scriere simbolică (cu caractere alfanumerice) care trebuie să precizeze aceleași informații ca și codul mașină, informații care constau în codul operației, operanzii sau adresele operanzilor și adresa destinației. Simbolul corespunzător codului operației se numește mnemonică. Elaborarea unui program prin scrierea simbolică a instrucțiunilor se numește programare în limbaj de asamblare.

Codurile mașină ale instrucțiunilor unui program sunt plasate la adrese succesive în memoria de program a SPN. Memoria de program, de tip ROM sau RAM, este conectată, ca și memoria de date, la magistralele de date și de adrese ale SPN. Rezultă că magistrala de date se încarcă și cu cuvinte care reprezintă codurile instrucțiunilor.

2.) Execuția unei instrucțiuni începe cu extragerea din memoria de program a primului cuvânt din codul mașină, cuvânt care precizează codul operației corespunzătoare instrucțiunii. Sub comanda unității de control și sincronizare, acest cuvânt este transferat prin magistrala de date în registrul de instrucțiuni al SPN. Registrul de instrucțiuni realizează memorarea temporară a cuvântului cod operație în scopul decodificării. Rezultatul decodificării este transmis la unitatea de control și sincronizare care comandă funcționarea componentelor SPN pentru execuția instrucțiunii identificate prin decodificare. Această comandă se realizează prin magistrala de control a SPN. În cazul în care codul mașină al instrucțiunii conține mai mult de un cuvânt, execuția instrucțiunii cuprinde și extragerea din memoria de program a celorlalte cuvinte conținând date și/sau adrese. Extragerea în ordine succesivă a cuvintelor reprezentând codurile mașină ale instrucțiunilor unui program se realizează prin adresarea memoriei de program cu registrul numărator de adrese ale programului (PC). Registrul PC (de 16 biți) se incrementează cu o unitate după fiecare extragere de cuvânt cod instrucțiune. Unitatea de control și sincronizare poate comanda încărcarea în registrul PC și a altor valori decât cele rezultate din numărare în ordine naturală, rezultând salturi în citirea memoriei de program. Efectuarea unui astfel de salt se numește transfer al controlului și poate rezulta ca urmare a execuției unei instrucțiuni de transfer al controlului (salt, apel de subrutină, revenire din subrutină) sau ca urmare a unei cereri de întrerupere.

Din cele prezentate rezultă că execuția unei instrucțiuni de către un SPN cuprinde următoarele operații de bază:

- **extragere cod operație**, transferul din memoria de program în registrul de instrucțiuni al primului cuvânt din codul mașină al instrucțiunii, cuvânt care conține codul operației de executat prin instrucțiune;
- **decodificare**, analiza cuvântului cod operație cu circuitele pentru decodificarea instrucțiunilor și transferul rezultatului decodificării la unitatea de control și sincronizare;
- **transfer operanți**, transferul operanzilor între componentele SPN (memorie de program, memorie de date, registre, porturi de I/E) în scopul execuției instrucțiunii;
- **execuție**, execuția operației aritmetice, logice sau de transfer precizată de codul operație al instrucțiunii.

Execuția unei instrucțiuni începe cu extragere cod operație și decodificare, continuând cu o secvență specifică de operații de bază de transfer operanți și execuție. Astfel, este necesară funcționarea secvențială și sincronizată a SPN. Această funcționare se obține prin comanda componentelor SPN de către unitatea de control și sincronizare.

figura 8.8, este la nivel logic 1 și impune poziția "1" pentru comutatorul K . Astfel, prin liniile portului P0, se poate realiza transferul adresei și datei de ieșire sau intrare, prin multiplexare în timp. La ieșirea circuitului ȘI, figura 8.8, se obține nivelul logic 1, care deschide tranzistorul T_s în intervalele de transfer biți de adresă cu nivel logic 1 sau de ieșire biți de date cu nivel logic 1. În afara acestor intervale, tranzistorul T_s este blocat. În ciclurile de acces la memoriile externe, bistabilele (bitii) registrului P0 se încarcă cu nivele logice 1. În afara ciclurilor de acces la memorii externe, portul P0 poate fi utilizat pentru intrări/ieșiri de uz general. Ieșirile P0.X sunt de tipul drenă în gol (T_s blocat), iar intrările P0.X sunt de impedanță ridicată (T și T_s blocate, $Q = 1$ prin programare).

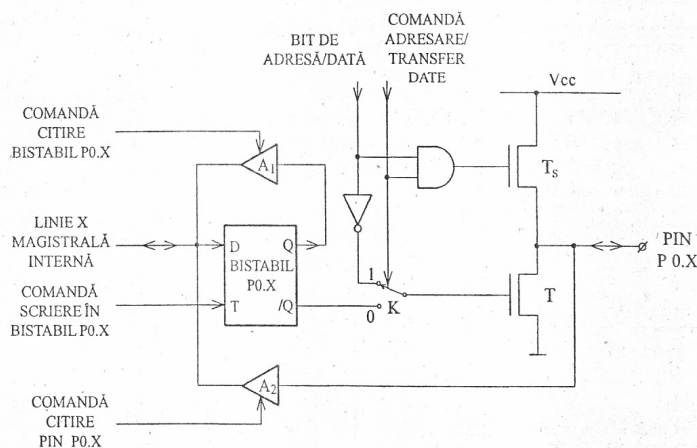


Fig.8.8. Structura portului P0 corespunzătoare unei linii de intrare/ieșire.

8.6. FUNCȚIONAREA SINCRONIZATĂ A MICROCONTROLLERULUI 8051 PENTRU EXECUȚIA INSTRUCȚIUNILOR ȘI ACCESUL LA MEMORIILE EXTERNE

Pentru funcționarea sincronizată, microcontrolerul conține un generator de tact, figura 8.1. Semnalul de comandă a generatorului de tact este dat de un oscilator cu frecvența $f_0 = 12$ MHz (valoare tipică). Pentru realizarea oscilatorului, microcontrolerul 8051 conține un circuit inversor (liniar) cu intrarea și ieșirea conectate la pinii XTAL1 și XTAL2, figura 8.1. Configurația de