

Timpul de achiziție t_{ac} , figura 5.2, reprezintă intervalul de timp între frontul de cor
 a stării de eșantionare și momentul când ieșirea CEM urmărește intrarea cu o precizie
 (eroare mai mică de $1/2 \text{ LSB}$). Timpul de achiziție apare datorită întârzierii la coman
 comutare în stare de eșantionare, datorită vitezei limitate de variație a tensiunii de la i
 CEM, precum și datorită procesului oscilatoriu premergător stabilizării tensiunii de la i
 CEM. Timpul de achiziție reprezintă o caracteristică importantă a CEM care limitează, în pr
 de achiziție, frecvența de eșantionare (frecvența de achiziție a eșantioanelor).

5.3. ANSAMBLUL CEM-CAN

În acest paragraf se prezintă modul de comandă al ansamblului CEM-CAN, figur
 în corelație cu caracteristicile celor două componente ale ansamblului.

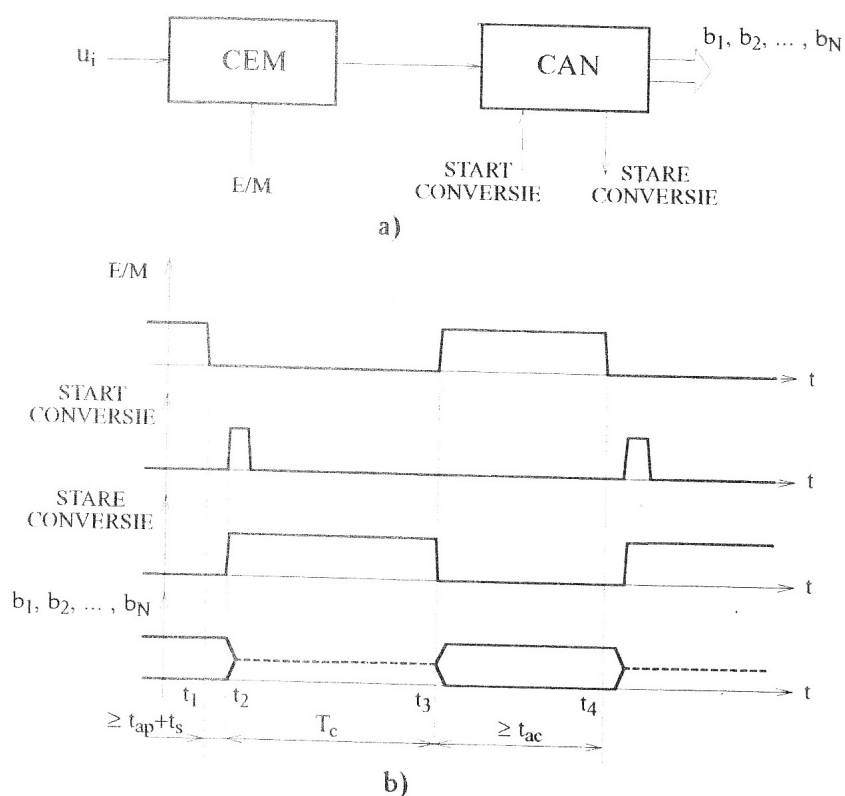


Fig. 5.3. Ansamblul CEM-CAN: a - structura de principiu;
 b - diagramele de timp ale semnalelor de control.

la care se comandă starea de esanționare pentru circuitele de esanționare și memorare din sistem. Declansarea prelevării unui al doilea set de esanționare din semnalele de intrare se realizează la momentul t_6

$$t_6 - t_5 \geq t_{sc} \quad (6.18)$$

prin comanda stării de memorare pentru circuitele de esanționare și memorare.

Se precizează că achiziția de esanționare la aceleași momente de timp din K semnale analogice de intrare este controlată în mod similar cu cazul prezentat în figura 6.4 pentru două semnale analogice de intrare. Astfel, valoarea minimă a perioadei de achiziție se obține din (6.14), (6.15), (6.16), (6.17) și (6.18), conform relației

$$T_{acm\min} = t_{ap} + t_s + K \cdot T_c + (K-1) \cdot t_{em} + t_{sc} \quad (6.19)$$

În cazul achiziției de esanționare la aceleași momente de timp, erorile datorate alterării tensiunilor de la ieșirile CEM în starea de memorare sunt maxime pentru semnalul de intrare u_{iK} . Astfel, se impune respectarea relației

$$\left(\frac{\Delta u_e}{\Delta t} \right) \cdot [t_{ap} + t_s + (K-1) \cdot t_{em} + K \cdot T_c] \leq \frac{1}{2} L_{SB} \quad (6.20)$$

unde $\Delta u_e / \Delta t$ reprezintă viteza de alterare a tensiunii de la ieșirea CEM în starea de memorare.

6.3.3. SAD CU MULTIPLEXAREA IEȘIRILOR CAN

Structura sistemului de achiziție de date cu multiplexarea ieșirilor convertorilor analog-log numerice, figura 6.5, cuprinde câte un ansamblu CEM-CAN pentru fiecare din cele K semnale analogice de intrare. Rezultă că procesele de esanționare și conversie analog numerică se pot desfășura independent și simultan pentru toate semnalele de intrare.

Controlul unui ansamblu CEM-CAN se realizează conform celor prezentate în paragraful 5.3 (ca și în cazul unui sistem de achiziție de date cu un semnal analogic de intrare). Transferul rezultatelor conversiilor analog numerice la echipamentul de prelucrare numerică se realizează în intervalele corespunzătoare stărilor de esanționare ale CEM, prin comanda multiplexorului. Astfel, intervalul de timp corespunzător achiziției a câte unui esanțion din cele K semnale de intrare este cât de relația (5.11) și reprezintă perioada de achiziție minimă

$$T_{acm\min} = t_{ap} + t_s + T_c + t_{sc} \quad (6.21)$$

Din analiza relațiilor (6.8), (6.13) și (6.21), referitoare la valorile minime ale perioadelor de achiziție pentru variantele de SAD prezentate, rezultă că sistemul de achiziție de date cu multiplexarea ieșirilor convertorilor analog numerice permite obținerea unei viteze de achiziție maxime.

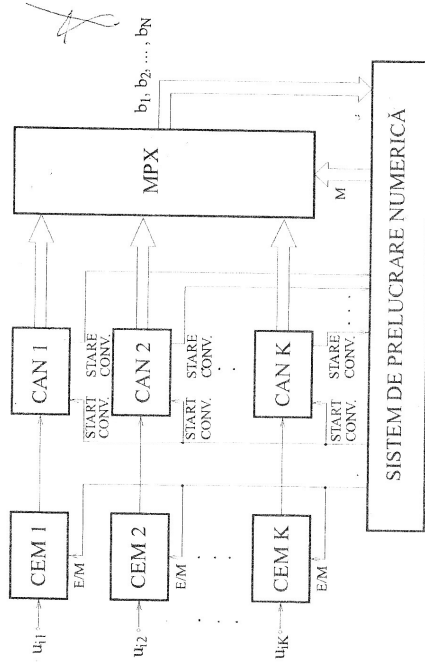


Fig. 6.5. Structura de principiu a unui SAD cu multiplexarea ieșirilor CAN.

6.4. SDD CU UN SEMNAL ANALOGIC DE IEȘIRE

Structura unui sistem de distribuție de date cu un semnal analogic de ieșire, figura 6.6, cuprinde un registru de ieșire care este încărcat cu valorile semnalului numeric rezultat din prelucrare la momente care corespund frecvenței de distribuție a datelor. În general, această frecvență este egală cu frecvența de achiziție a datelor utilizată în cadrul sistemului de achiziție.

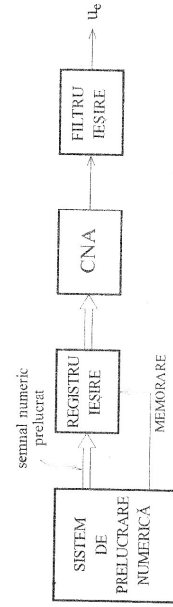


Fig. 6.6. Structura unui SDD cu un semnal analogic de ieșire.

5.3 CEM. Ansamblul CEM-CAN

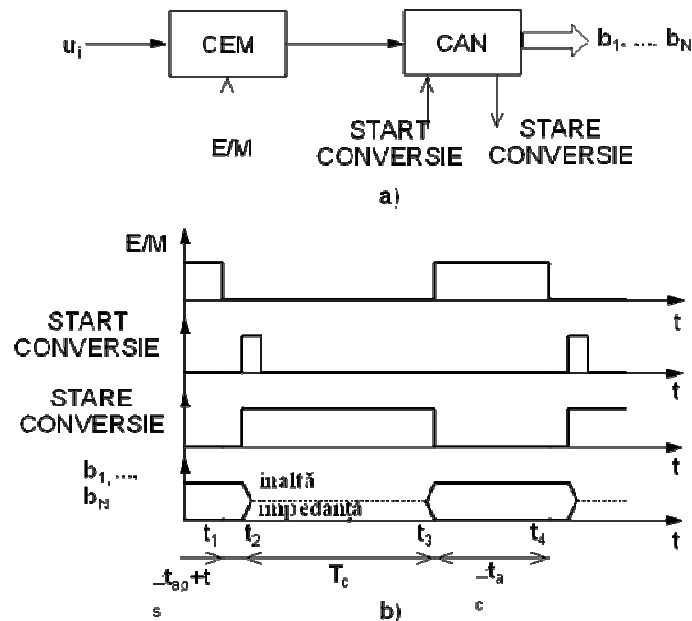


Fig. 5.3. Ansamblul CEM-CAN: a) structura de principiu; b) diagramele de timp ale semnalelor de control.

23

5.3 CEM. Ansamblul CEM-CAN

Ansamblul CEM-CAN are trei semnale de control notate E/M, START CONVERSIE și STARE CONVERSIE.

E/M – comandă starea CEM – eșantionare (1) sau memorare (0).

START CONVERSIE – comandă inițierea unui proces de conversie analog numerică.

STARE CONVERSIE – indică (semnalizează) starea CAN. La sfârșitul conversiei acest semnal este pus pe 0.

24

La momentul t_1 , figura 5.3.b, circuitul de eșantionare și memorare este comandat în starea de memorare. După stabilizarea ieșirii CEM se declanșează conversia analog-numerică – momentul t_2 . Acest interval de timp trebuie să satisfacă relația

$$t_2 - t_1 \geq t_{ap} + t_s \quad (5.11)$$

25

Sfârșitul conversiei analog-numerică este indicat de semnalul STARE CONVERSIE care trece de pe 1 pe 0 logic – momentul t_3 . Intervalul de timp dintre momentele t_2 și t_3 reprezintă timpul de conversie, notat T_c , al CAN

$$t_3 - t_2 = T_c \quad (5.12)$$

26

În momentul t_3 la ieșirea CAN se poate citi rezultatul conversiei. De asemenea se comandă CEM în stare de eșantionare. Această stare trebuie menținută pe o perioadă cel puțin egală cu timpul de achiziție t_{ac} al CEM prin urmare se poate scrie

$$t_4 - t_3 \geq t_{ac} \quad (5.13)$$

27

5.3 CEM. Ansamblul CEM-CAN

Intervalul de timp dintre t_1 și t_4 reprezintă perioada de achiziție a ansamblului CEM-CAN adică intervalul de timp ce trece între momentele de prelevare a două eșantioane succesive. Dacă toate intervalele de timp se aleg minime se poate calcula perioada de achiziție minimă a ansamblului CEM-CAN cu relația

$$T_{ac \min} = (t_4 - t_1)_{\min} = t_{ap} + t_s + T_c + t_{ac} \quad (5.14)$$

Frecvența de eșantionare f_e este inversul perioadei de achiziție.

28

6.3.3 SAD cu multiplexarea ieșirilor CAN

În cazul acestui sistem de achiziție de date, fiecare canal de intrare este dotat cu un ansamblu CEM-CAN. Deoarece procesele de achiziție se pot desfășura independent și simultan pentru fiecare canal de intrare, acest tip de sistem de achiziție de date are cea mai mică perioadă de achiziție dintre toate sistemele cu mai multe canale de intrare. Perioada de achiziție minimă este egală cu cea corespunzătoare unui ansamblu CEM-CAN

6.3 SAD cu mai multe semnale analogice de intrare

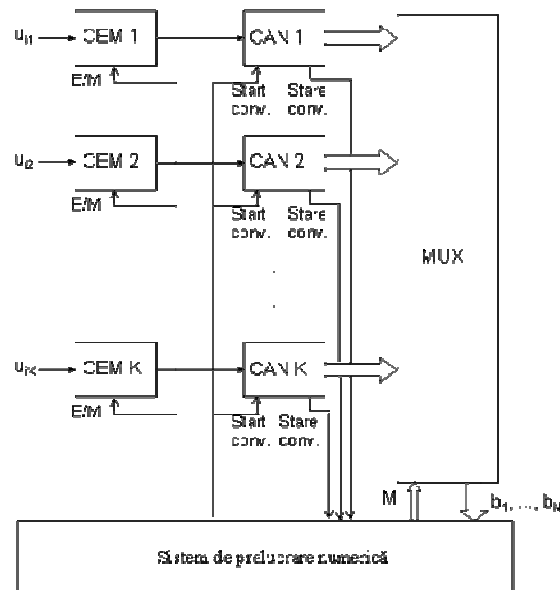


Fig. 6.8. Structura de principiu a unui sistem de achiziție de date cu multiplexarea ieșirilor CAN.

Bibliografie

- [1] Liviu Toma – Sisteme de achiziție și prelucrare numerică a semnalelor, Editura de Vest, Timișoara, 1997
- [2] <https://intranet.etc.upt.ro/> An 3, Sisteme de achiziții de date, Curs
- [3] <https://intranet.etc.upt.ro/> An 3, Sisteme de achiziții de date, Laborator
- [4] Note de curs

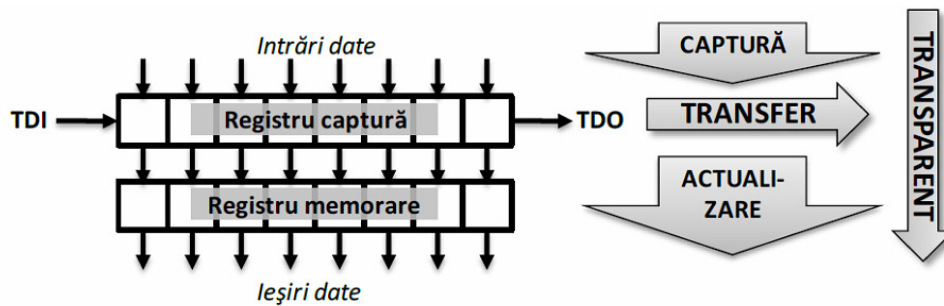
Testarea echipamentelor pentru EA

Anul IV

- <http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Mod	Mode	ShiftDR	ClockDR	UpdateDR	Descriere
Transparent	0	x	x	x	Datele se transferă de la intrare la ieșire; circuitul funcționează normal, ca și când celulele de scanare ar fi inexistente
Captură	1	0	↑	0	Conținutul intrării de date se transferă în celula de captură
Actualizare	1	x	0	↑	Conținutul celulei de captură se transferă la ieșire și se memorează în celula de memorare
Transfer	1	1	↑	0	Datele se transferă de la intrarea de scanare la ieșirea de scanare, prin celula de captură. Acest mod nu afectează informația stocată în celula de memorare

Celula de scanare – moduri de operare



- Modul **captură**: intrările de date sunt transferate în registrul de captură
- Modul **transfer**: se realizează deplasarea serială a datelor prin registrul de captură
- Modul **actualizare**: registrul de captură se transferă în registrul de memorare și la ieșirile de date.
- Modul **transparent**: intrările de date sunt conectate direct la ieșirile de date, registrele de captură și de memorare sunt invizibile, fără a fi afectat conținutul lor.

2. Tehnici de inspecție optică automată: enumerare, scurta caracterizare

Cursul 5 paginile 8-10

https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau

<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Tehnici de inspecție optică automată

- Metoda referinței (*Template Matching*):

- Prin compararea cu o imagine de referință se decide dacă produsul inspectat corespunde sau nu specificațiilor.
- Imaginea de referință poate fi obținută fie în urma unei reprezentări CAD fie prin memorarea imaginii unei plăci de referință ce în mod cert este conformă specificațiilor (Golden Board).
- Principalul dezavantaj: admite o toleranță redusă a procesului tehnologic, abateri minore de la referință, ce nu au impact asupra calității sau fiabilității sistemului inspectat, declanșând adeseori alarme false.

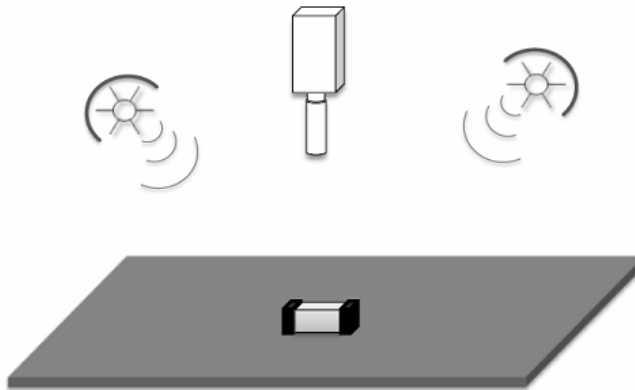
- Metoda comparației statistice (*Statistical Pattern Matching*):

- reprezintă o îmbunătățire a metodei referinței în scopul de a atribui mai multă flexibilitate în luarea automată a deciziei CONFORM/NECONFORM.
- se utilizează mai multe imagini de referință obținute în urma inspecției unor produse atât conforme cât și neconforme. Decizia se ia pe criterii statistice în urma analizei similarității sistemului inspectat cu cele două categorii de referință.

Tehnici de inspecție optică automată

-Măsurarea bidimensională (2D Measurement):

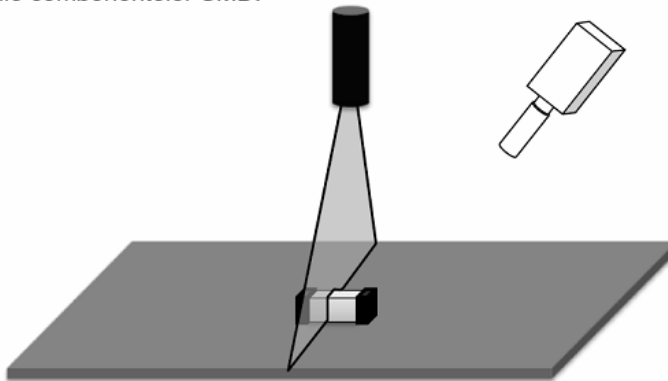
- utilizează una sau mai multe camere montate perpendicular pe planul de inspecție care este iluminat din multiple unghiuri.
- Imaginea obținută permite efectuarea de măsurători pe direcțiile X și Y, în urma unui proces de calibrare.
- Metoda se folosește pentru inspecția plăcilor neechipate în scopul detecției întreruperilor și scurtcircuitelor, pentru a verifica poziționarea componentelor și alinierea pastei de lipire pe padurile SMD.



Tehnici de inspecție optică automată

-Măsurarea tridimensională (3D Measurement):

- Utilizează o sursă de lumină structurată, de exemplu o diodă laser, pentru a proiecta un șablon, cel mai frecvent o linie orizontală, pe suprafața suprapusă inspecției. Lumina structurată proiectată pe sistemul testat urmărește secțiunea acestuia într-un plan perpendicular pe planul inspecției.
- Camera este poziționată oblic față de planul inspecției și captează conturul luminii structurate, a cărei analiză permite efectuarea de măsurători tridimensionale.
- Tehnica se folosește în principal pentru a determina volumul pastei de lipire depus pe padurile componentelor SMD.



3. Testarea continuitatii

Cursul 5 paginile 24-26

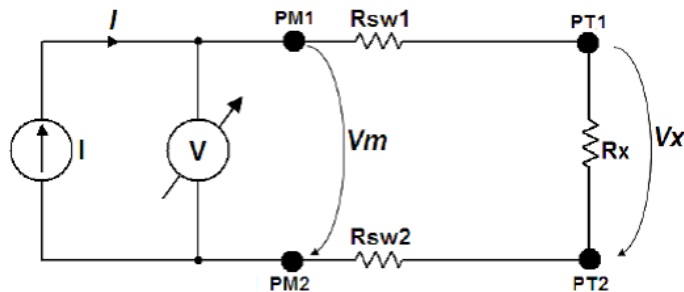
https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau
<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Testarea Continuității

- Testarea continuității unei rețele se realizează prin măsurarea rezistenței dintre un punct de extremitate al acesteia și toate celelalte și compararea acesteia cu un prag.
- Standardul IPC-ET-652 solicită utilizarea unui prag de continuitate de 50Ω pentru echipamentele electronice de uz general și 20Ω pentru echipamentele de mare fiabilitate, cele de uz medical sau aeronautic.

Tehnici pentru măsurarea rezistențelor dintre punctele de test situate la extremitățile unei rețele conductoare:

A. Măsurarea în două puncte: tehnica uzuală de măsurare a rezistenței utilizând o sursă de curent și un voltmetru. Sursa de curent injectează curentul I între punctele de test PT1 și PT2 iar un voltmetru măsoară căderea de tensiune pe rezistența R_x dintre acestea. Prin compararea acestei tensiuni cu un prag se ia decizia de conformitate sau neconformitate.



Testarea Continuității

Datorită rezistențelor comutatoarelor situate între punctele de măsură și punctele de test, notate în figura de mai sus cu R_{sw1} și R_{sw2} , tensiunea măsurată va fi:

$$V_m = I \cdot (R_x + R_{sw1} + R_{sw2}) = V_x + V_{err}$$

adică tensiunea măsurată V_m conține atât tensiunea de interes V_x cât și o tensiune de eroare V_{err} . Rezistența măsurată R_m se obține prin raportarea V_m la I :

$$R_m = R_x + R_{sw1} + R_{sw2}$$

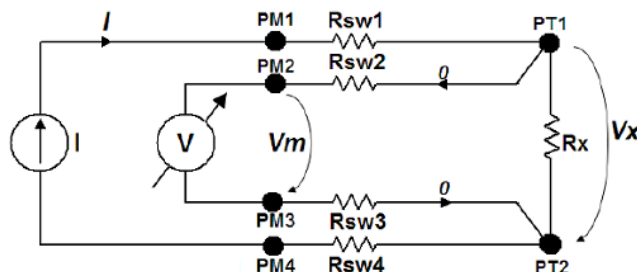
, ceea ce conduce la o eroare relativă de măsurare a rezistenței:

$$\varepsilon_{R_x} = \frac{R_m - R_x}{R_x} = \frac{R_{sw1} + R_{sw2}}{R_x}$$

Având în vedere că la testarea continuității rezistența R_x are valori de ordinul ohmilor chiar dacă se utilizează comutatoare cu rezistența în conducție mică eroarea de măsurare tot poate depăși cu ușurință pragul de 100%.

Testarea Continuității

B. Măsurarea în patru puncte: utilizează o punte Kelvin formată din rezistențele în conducție ale comutatoarelor pentru a măsura rezistența de valoare mică dintre cele două puncte de test.



- Sursa de curent este conectată la punctele de test prin două puncte de măsură iar voltmetru prin alte două puncte de măsură.
- Se poate neglija curentul prin voltmetru pentru că impedanță de intrare a acestuia mult mai mare decât valorile de ordinul ohmilor pe care dorim să le măsurăm.
- Tensiunea măsurată este: $V_m = I \cdot R_x$
- Eroarea de măsură devine nulă indiferent de rezistențele comutatoarelor.
- Configurația de măsură elimină necesitatea calibrării și a compensării software însă utilizează de două ori mai multe puncte de măsură decât varianta prezentată anterior.

4. Resurse de testare digitală – Sensorul și Driverul: Scheme, funcționare

Cursul 6 paginile 16-17

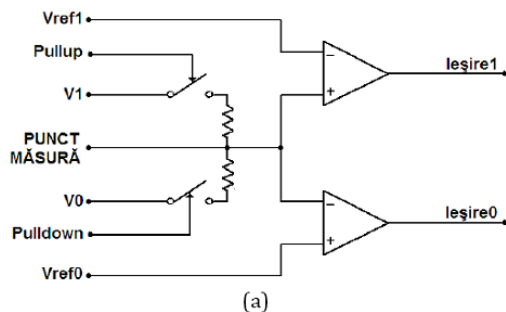
https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau

<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Resurse de testare digitală

Pentru testarea digitală se utilizează două tipuri de circuite: driver și senzor.

- **Driverul** (DD = *Digital Driver*) este un circuit care generează un stimul de test digital.
- **Senzorul** (DS = *Digital Sensor*) este un circuit care măsoară un semnal digital.
- Prin combinarea celor două se obține un circuit de test bidirecțional denumit **driver/senzor** (DDS = *Digital Driver /Sensor*).
- **Senzorul** este un comparator dublu cărui îi sunt furnizate două praguri de referință independente, V_{ref1} și V_{ref0} , și care furnizează două ieșiri independente, una care semnalează starea logică „1” și una care semnalează starea logică „0”.
- Configurația permite nu doar detecția nivelurilor logice ci și detecția stării interzise, în care tensiunea de la intrare se află între cele două praguri de referință.



- La punctul de măsură se pot conecta rezistențe de către tensiunea de alimentare corespunzătoare nivelului „1”, notată V_1 , sau tensiunea corespunzătoare nivelului „0”, notată V_0 .
- De obicei aceste două tensiuni sunt chiar tensiunile de alimentare ale circuitului supus testării, dar există și posibilitatea controlului prin software al acestora.

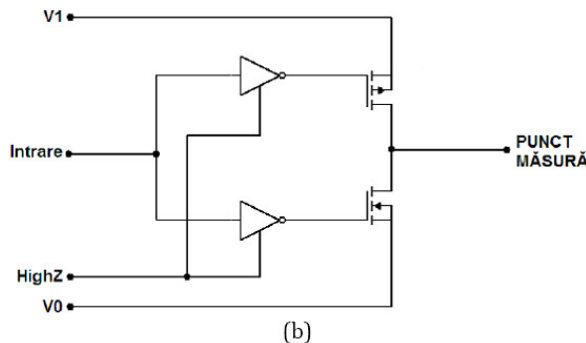
Resurse de testare digitală

Driverul dispune, pe lângă intrarea de date, de două intrări analogice V1 și V0 la care se stabilesc nivelurile de tensiune corespunzătoare nivelurilor logice „1”, respectiv „0”, precum și de o intrare de validare a comenzii tranzistoarelor finale, notată HighZ, prin intermediul căreia se poate aduce ieșirea în starea de înaltă impedanță.

Suplimentar, driverul poate avea circuite de monitorizare a curentului de ieșire și de protecție la scurtcircuit.

Driverul trebuie să aibă impedanță de ieșire redusă și să fie capabil să genereze un curent ridicat, uneori până la 500 mA, datorită fenomenului de **comandă inversă** (*backdriving*) inerent testării în circuit.

Pentru protecția circuitului supus testării împotriva efectelor distructive ale comenzii inverse, driverele performante sunt prevăzute cu circuite de control al timpului de creștere.



5. Structura unui stand de testare funcționala

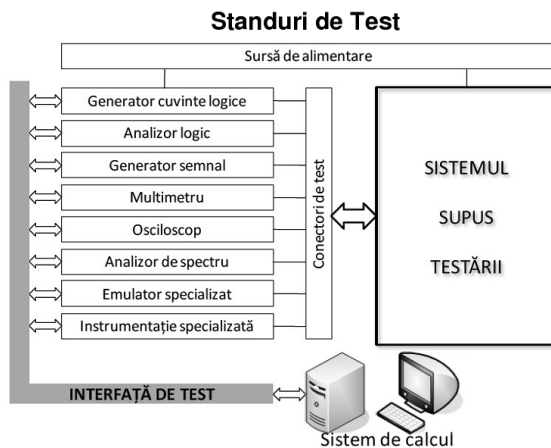
Cursul 7 paginile 22-24

https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau
<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

- Circuitele de complexitate redusă pot fi testate funcțional fără a necesita echipamente speciale; Pentru testarea sistemelor de complexitate redusă se pot utiliza testoare în circuit și monturi de test.

În acest scop a fost dezvoltată o categorie de testoare în circuit performante, dotate cu mai multe resurse de test decât cele prezentate anterior, denumite **testoare combinaționale (Combinational Tester)**.

- Sistemele complexe necesită însă echipamente de test dedicate, construite cel mai frecvent prin interconectarea mai multor instrumente de uz general și eventual a unor instrumente dedicate într-un **stand de test (test rack)**.



Structura generală a unui stand de testare funcțională, realizat prin interconectarea mai multor echipamente atât de uz general cât și specializate. Conceptul central al structurii este de **instrument modular controlat de calculator**

Standuri de Test

Din punct de vedere mecanic standul de test reprezintă un șasiu dotat cu un fund de sertar (*backplane*): o placă ce conține conectori de șasiu (*slot*) în care pot fi montate diverse module.

Fundul de sertar asigură conexiunea fizică între diferitele module ce pot implementa diferite funcții, inclusiv aceea de comunicație cu un sistem de calcul care poate controla în mod automat execuția testelor.

Prin standardizarea interfeței prin care comunică modulele, precum și a specificațiilor mecanice ale șasiului, devine posibil ca modulele să poată fi dezvoltate de diverși producători, oferind astfel o mare varietate de funcții de măsură.

6. Caracterizarea erorilor: Detectabilitatea și Redundanta – definiții

Cursul 8 paginile 16, 18

https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau

<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Testarea circuitelor logice combinaționale – Caracterizarea erorilor

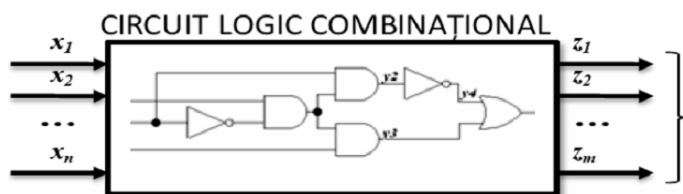
1. **Detectabilitatea**: Spunem despre un vector de test $X = [x_1, \dots, x_n]$ că detectează o eroare f dacă și numai dacă vectorul de răspuns conține cel puțin o ieșire z_k a cărei valoare este diferită în prezența, respectiv în absența erorii f :

$$X \text{ detectează } f \Leftrightarrow \exists k = \overline{1, m} \text{ a.î. } z_k(X) \oplus z_k^f(X) = 1$$

Cu $z_k(X)$ s-a notat funcția logică implementată de circuit la ieșirea z_k în funcționarea corectă, iar cu $z_k^f(X)$ funcția logică implementată la aceeași ieșire în prezența erorii f . Operația SAU-EXCLUSIV transpune în algebra binară cerința „valoare diferită”, (vezi tabelul de adevăr al funcției XOR.)

Spunem despre o eroare f că este detectabilă dacă și numai dacă există cel puțin un vector de test care o detectează:

$$f = \text{detectabilă} \Leftrightarrow \exists X \text{ a.î. } X \text{ detectează } f$$



Testarea circuitelor logice combinaționale – Caracterizarea erorilor

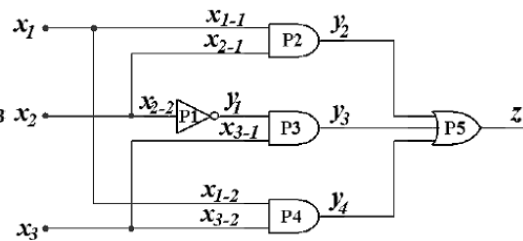
Exemplu:

- în funcționarea corectă circuitul implementează funcția:

$$z(x_1, x_2, x_3) = x_1 \cdot x_2 + \overline{x_2} \cdot x_3 + x_1 \cdot x_3$$

- în prezența erorii $x_{3,1}$ -SA-0 circuitul implementează funcția:

$$zf(x_1, x_2, x_3) = x_1 \cdot x_2 + x_1 \cdot x_3$$



- pentru ca un vector de test X să detecteze eroarea $x_{3,1}$ -SA-0 acesta trebuie să îndeplinească condiția: $(x_1 \cdot x_2 + \overline{x_2} \cdot x_3 + x_1 \cdot x_3) \oplus (x_1 \cdot x_2 + x_1 \cdot x_3) = 1$

Notatii: $A = x_1 \cdot x_2 + x_1 \cdot x_3$, $B = \overline{x_2} \cdot x_3$, și ecuația se rescrie astfel: $(A + B) \oplus A = 1$

Aplicând definiția funcției SAU EXCLUSIV se poate cu ușurință demonstra că ecuația de mai sus este echivalentă cu: $\overline{A} \cdot B = 1$

Efectuând înlocuirile A și B se obține: $\overline{x_1 \cdot x_2 + x_1 \cdot x_3} \cdot \overline{x_2} \cdot x_3 = 1$

Pentru determinarea vectorului de test este preferabilă exprimarea sub forma „sumă de produse”, adică: $\overline{x_1} \cdot \overline{x_2} \cdot x_3 = 1$

cu soluția $x_1=0$, $x_2=0$, $x_3=1$, prin urmare vectorul de test $X=[0, 0, 1]$ va detecta eroarea considerată, concluzie ce poate fi verificată cu ușurință: $z(0,0,1)=0$ iar $zf(0,0,1)=1$.

Testarea circuitelor logice combinaționale – Caracterizarea erorilor

2. **Redundanța:** Redundanța erorilor se definește ca opusul detectabilității:

$$f = \text{redundantă} \Leftrightarrow \exists X \text{ a.î. } X \text{ detectează } f$$

O eroare ce nu poate fi detectată de nici un vector de test este o eroare redundantă, Întrucât orice combinație binară aplicată intrărilor poate reprezenta un vector de test, rezultă că doar într-un circuit redundant pot exista erori astfel de erori.

În circuitul anterior, se consideră eroarea $x_{3,2}$ -SA-0, care conduce la funcția logică:

$$zg(x_1, x_2, x_3) = x_1 \cdot x_2 + \overline{x_2} \cdot x_3 \text{ si poate fi detectata dacă: } \overline{x_1 \cdot x_2 + \overline{x_2} \cdot x_3} \cdot (x_1 \cdot x_3) = 1$$

Utilizând transformările DeMorgan se obține $0=1$, adică ecuația nu are nici o soluție, de unde se trage concluzia că eroarea $x_{3,2}$ -SA-0 este redundantă.

Circuit redundant → poate fi eliminată cel puțin o poartă logică fără a-i modifica funcția logică implementată.

Redundanța poate apărea nu doar din cauza unei proiectări suboptimale a circuitului, ci și în urma aplicării unor tehnici de eliminare a hazardului combinațional sau pentru obținerea toleranței la defecțiuni.

Erorile redundante nu reprezintă o problemă în funcționarea circuitului (acesta implementează aceeași funcție în prezența și în absența unei astfel de erori), însă afectează testabilitatea datorită fenomenului de **mascare**.

O eroare redundantă g maschează o eroare f dacă f este detectabilă însă în prezența simultană a erorilor f și g , aceasta devine redundantă:

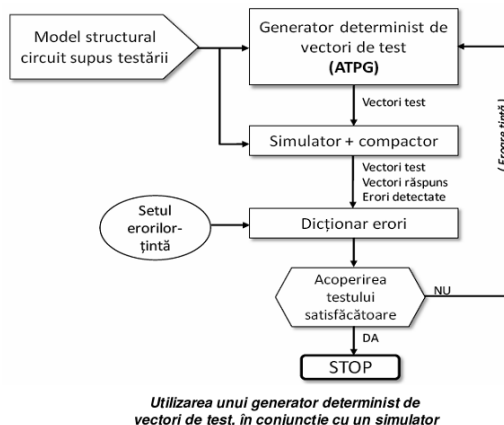
$$g \text{ maschează } f \Leftrightarrow \begin{cases} f = \text{eroare detectabilă} \\ g = \text{eroare redundantă} \\ f \text{ și } g = \text{eroare redundantă} \end{cases}$$

7. Generarea determinista a vectorilor de test. Principiul
Cursul 9 pagina 17
https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau
<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Testarea CLC: Generarea vectorilor de test – Metode deterministe

- Un **generator determinist de vectori de test** (ATPG = *Automatic Test Pattern Generator*) reprezintă un modul software care, în urma analizei unui model structural al unui circuit electronic, generează vectori pentru testarea acestuia. „**Analiza unui model structural**” este ceea ce conferă acestui tip de generator de vectori de test caracterul determinist, în opoziție cu generatoarele statistice care generează vectori aleatori în mod independent de structura circuitului supus testării.

- Pe baza modelului structural și eventual a unei erori țintă generatorul furnizează vectori de test unui modul de analiză a testului;
- Utilizând un simulator de erori și un algoritm de compactare a testului, acesta întreprinde un dicționar de erori ce conține vectori de test, vectori de răspuns și erorile detectate de fiecare dintre acestea.
- Dacă dicționarul de erori oferă o acoperire a testului satisfăcătoare, adică vectorii de test determinați pot detecta un procent minim impus dintre erorile țintă, atunci procesul de generare a testului este încheiat.
- Până la atingerea unei acoperiri a testului satisfăcătoare generatorul determinist este apelat în mod repetat, eventual cu specificarea unei erori țintă.

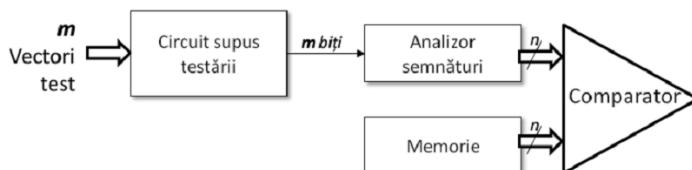


8. Principiul testării cu compresia datelor. Metode de compresie. Obiective.
Cursul 11 paginile 17-18
https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau
<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Tehnici de testare cu compresia datelor

Principiul testării cu compresia datelor: în urma aplicării unei succesiuni de **m vectori de test**, la o ieșire a circuitului supus testării se obține o succesiune de **m valori binare** care poate fi caracterizată printr-o **semnătură** pe **n biți**. Calculând semnătura obținută în urma aplicării testului și comparând-o cu cea corespunzătoare funcționării corecte, stocată într-o memorie, se poate determina dacă circuitul este sau nu defect.

O semnătură caracterizează o secvență binară de lungime **m** , adică un șir de **m biți** care se succed în timp la intrarea analizorului. Semnătura se reprezintă pe un număr finit de **n biți**, de obicei 16, însă poate caracteriza o secvență binară de orice lungime, ceea ce o face atractivă pentru testarea circuitelor secvențiale complexe.



- Metode de compresie:
- numărarea valorilor binare
 - numărarea tranzițiilor
 - determinarea parității
 - testarea sindromului
 - analiza de semnătură

Obiective urmărite în implementarea metodelor de compresie

- Metoda trebuie să poată fi implementată prin tehnici (circuite) cât mai simple.
- Tehnica utilizată nu trebuie să introducă întârzieri suplimentare în funcționarea circuitului sau să afecteze major timpul de test.
- Lungimea semnăturii trebuie să fie mult mai mică decât cea a răspunsului circuitului (comparația se face pentru o cantitate mult mai mică de informație). Această performanță este caracterizată de **gradul de compresie (GC)** definit ca raportul dintre lungimea secvenței de ieșire și lungimea semnăturii.
- Metoda de compactare nu trebuie să piardă informația utilă din răspunsul circuitului, adică să nu **mascheze manifestarea defectelor**. Această performanță este caracterizată prin **probabilitatea de mascare (P)** a erorilor.

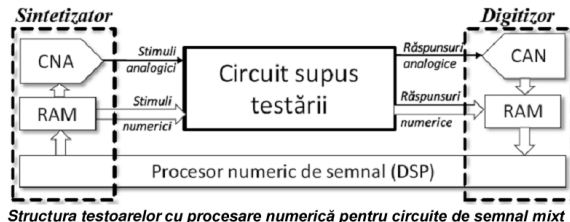
9. Testoare cu procesare numerică. Structura. Problema sincronizării.

Cursul 12 paginile 23-24

https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau

<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Testoare cu procesare numerică



Structura testoarelor cu procesare numerică pentru circuite de semnal mixt

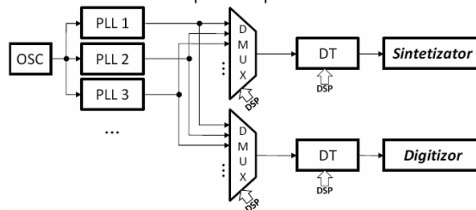
Ansamblul DSP-RAM-CNA formează un **sintetizator**, capabil să genereze stimuli analogici: curenți, tensiuni, forme de undă, etc.

Ansamblul CAN-RAM-DSP formează un **digitizor**, capabil să achiziționeze și apoi să analizeze semnale analogice.

Sintetizatorul și digitizorul reprezintă emulatoare numerice ale unor instrumente analogice, care permit echipamentului de test să opereze cu vectori numerici în locul mărimilor analogice.

Testoare cu procesare numerică

O caracteristică importantă a testoarelor cu procesare numerică este **sincronizarea** emulatoarelor pe baza unui tact unic. Figura jos prezintă o structură tipică de distribuție a tactului într-un echipament pentru testarea circuitelor de semnal mixt.



10. Testarea statică a CNA. Probleme. Masurarea indirectă
 Cursul 13 paginile 7-9
https://intranet.etc.upt.ro/~TEE_EA/CURS/ sau
<http://este2.etc.upt.ro/moodle/course/view.php?id=5>

Testarea statică a CNA

Testarea convertoarelor numeric-analogice pentru evaluarea caracteristicilor statice poate părea de domeniul evidenței: se măsoară valorile de ieșire pentru fiecare cod aplicat la intrare și se compară cu valoarea ideală. Există totuși două probleme:

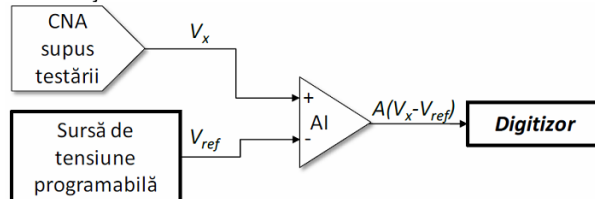
(i) **Precizia digitizorului:** pentru testarea unui convertor pe n biți digitizorul trebuie să ofere o precizie de cel puțin $LSB/10$, ceea ce, ținând cont de zgomot și de erorile proprii digitizorului, solicită ca acesta să opereze pe cel puțin $n+4$ biți. Și atunci cum testăm un convertor pe 32 biți ?

(ii) **Numărul mare de coduri:** un convertor pe n biți necesită 2^n măsurători, adică 65.536 pentru convertoarele pe 16 biți și 16.777.216 pentru convertoarele pe 24 biți, ceea ce crește considerabil timpul de testare.

Soluția primei probleme este **măsurarea indirectă**, iar soluția celei de-a doua este **superpoziția erorilor**.

Testarea statică a CNA

Măsurarea indirectă se referă la evaluarea unei tensiuni prin măsurarea diferenței dintre aceasta și o tensiune cunoscută.



Programând sursa de tensiune pentru generarea unei valori V_{ref} apropiate de valoarea ce se dorește a fi măsurată (determinată de codul aplicat la intrarea CNA), se măsoară o diferență de tensiuni amplificată de un amplificator de instrumentație (AI). **Pentru măsurarea unor valori absolute ale V_x , este necesar ca V_{ref} să aibă precizie ridicată, însă pentru măsurarea unor variații relative, cum e cazul neliniarității diferențiale, nu trebuie decât ca să fie stabilă în timp.**

Ex: măsurarea directă cu un digitizor ce operează pe 16 biți a tensiunii de la ieșirea unui convertor pe 12 biți, ambele având aceeași gamă de variație FSR . Cuața digitizorului va fi de 16 ori mai mică decât cuața CNA, astfel încât, ignorând orice altă sursă de eroare, precizia de măsurare va fi $\pm 0.5 \cdot LSB_{digitizor} = 3,125\% \cdot LSB_{CNA}$.

Testarea statică a CNA

Să presupunem acum că se realizează măsurarea indirectă a erorilor de neliniaritate diferențială a CNA, iar gama de variație a digitizorului se stabilește la

$$FSR_{digitizor} = 4 \cdot LSB_{CNA}$$

Cuața digitizorului va fi în acest caz de $2^{16}/4 = 16\,384$ ori mai mică decât a CNA, astfel încât precizia de măsurare, considerând din nou doar eroarea de cuantizare a digitizorului, va fi de $0,003\% \cdot LSB_{CNA}$.

Pentru măsurarea DNL se vor face două măsurători consecutive:

$$V_{x1} - V_{ref} \text{ și } V_{x2} - V_{ref},$$

prin a căror diferențiere se obține rezultatul dorit fără a fi afectat de eroarea de programare a V_{ref} , cu singura condiție ca această tensiune să rămână constantă pe durata celor două măsurători.